

# BLX85063

带I2C接口和报警功能的实时时钟/日历芯片

## 1. 特征

- 宽工作电压：0.9V-5.5V
- 低休眠电流：0.4 $\mu$ A(3.3V下的典型值)
- I2C通信频率最高支持400KHz@1.2V-5.5V
- 万年历日期2000年-2099年
- 可编程时钟输出32768Hz、16384Hz、8192Hz、4096Hz、2048Hz、1024Hz、1Hz
- 内部集成振荡器电容，可配置7pF或者12.5pF
- 内部集成定时器
- 内部集成报警功能
- 内部集成晶振停振检测功能
- 内部集成分钟和半分钟报警功能
- 内部集成时钟微调功能
- 支持12小时和24小时切换
- 支持SOP8、TSSOP8等封装

## 2. 应用

- 电池电源产品
- 便携、手持设备
- 复费率电度表、IC卡水表、IC卡煤气表
- 移动电话和传真机
- 门禁系统

## 3. 描述

BLX85063 是一款低功耗 CMOS 实时时钟/日历芯片。

它内置一个包括世纪、年、月、日、时、分、秒、星期的计时器，在电路中起到钟表的作用，系统可以设置和读取 BLX85063 中存放的当前时间，从而对数据进行相应处理（例如计费、显示、记录等）。它内部集成了一个可编程的 Alarm 功能，在当前时间与 Alarm 设置时间一致，且对应的中断条件使能时，产生中断。它内部集成了一个可编程时钟输出，一个中断输出和掉电检测器，并集成了内部振荡器电容，最大限度减少了电路板上的布线数目，非常适合于复杂系统。所有的地址和数据都通过 I2C 总线接口串行传递，I2C 总线的从地址为：0xA3（读数据）、0xA2（写数据）。最大总线速度为 400Kbits/s，每次读写数据后，内嵌的字地址寄存器会自动递增，可以实现连续读写功能。

除此之外，BLX85063 增加了偏移寄存器，允许对时钟进行微调。增加了分钟和半分钟中断功能，晶振停振检测功能，以及片内集成晶振负载电容的容值的选择功能。

## 4. 订购信息

产品	封装	包装	状态
BLX85063-PARC	SOP8	4000/Tape & Reel	量产
BLX85063-SFRC	TSSOP8	4000/Tape & Reel	量产
BLX85063-SERC	MSOP8	4000/Tape & Reel	—
BLX85063-NTRC	UDFN8	3000/Tape & Reel	—
BLX85063-VARC	DFN2525-10	3000/Tape & Reel	—

### 订购信息

## 5. 目录

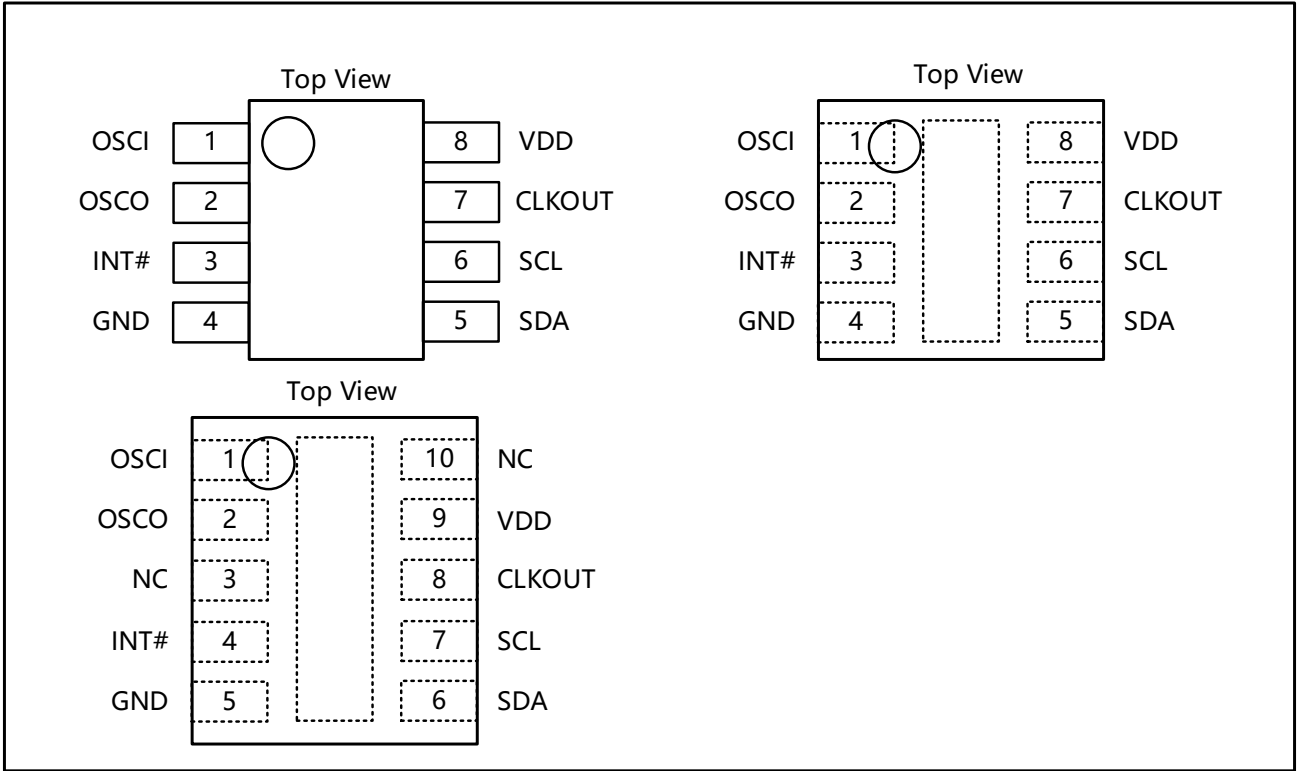
<b>1. 特征</b> .....	<b>1</b>
<b>2. 应用</b> .....	<b>1</b>
<b>3. 描述</b> .....	<b>1</b>
<b>4. 订购信息</b> .....	<b>1</b>
<b>5. 目录</b> .....	<b>2</b>
<b>6. 引脚说明</b> .....	<b>4</b>
<b>7. 描述</b> .....	<b>6</b>
7.1 芯片概况.....	6
7.2 芯片模块图.....	7
7.3 CLKOUT 输出功能.....	7
7.4 中断系统.....	8
7.5 指定时间报警功能.....	10
7.6 定时器功能.....	10
7.7 分钟和半分钟报警功能.....	12
7.8 时钟校准功能.....	12
7.8.1 模式 0.....	13
7.8.2 模式 1.....	14
7.8.3 校准的计算流程.....	16
7.9 EXT_CLK 测试模式.....	16
7.9.1 操作示例.....	17
7.10 STOP 比特功能.....	17
7.11 软件复位功能.....	18
7.12 RAM 字节.....	19
7.13 晶振停振检测.....	19
7.14 访问万年历寄存器.....	20
7.15 寄存器结构.....	22
7.15.1 控制/状态寄存器 1.....	23
7.15.2 控制/状态寄存器 2.....	24
7.15.3 时钟校准寄存器.....	24
7.15.4 RAM 寄存器.....	24
7.15.5 秒钟、分钟和小时寄存器.....	25
7.15.6 日期、星期、月份和年份寄存器.....	26
7.15.7 报警寄存器.....	27
7.15.8 定时器数值寄存器.....	28
7.15.9 定时器功能寄存器.....	28
<b>8. 串行接口</b> .....	<b>29</b>

---

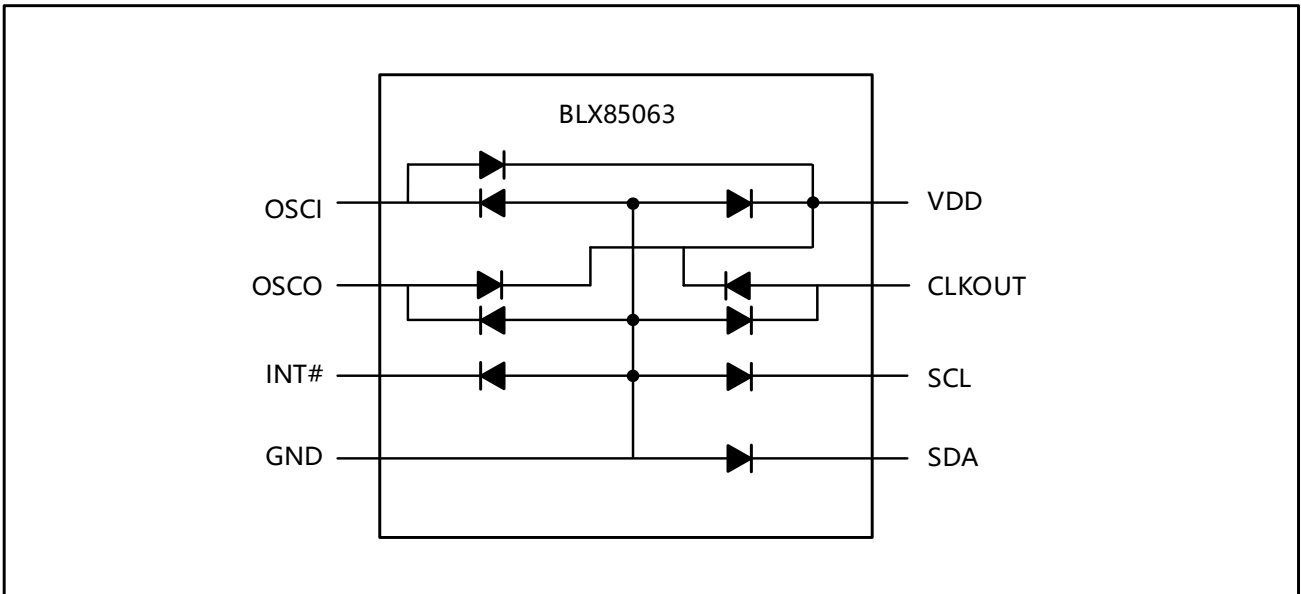
8.1	I2C 总线规范 .....	29
8.2	Start 和 Stop 信号 .....	29
8.3	数据位信号 .....	29
8.4	应答信号 .....	30
8.5	数据帧 .....	30
8.6	I2C 总线错误恢复机制 .....	32
<b>9.</b>	<b>参数指标 .....</b>	<b>33</b>
9.1	极限值 .....	33
9.2	直流电气特性 .....	34
9.3	交流电气特性 .....	35
9.4	I2C 总线定时波形时序 .....	35
<b>10.</b>	<b>应用 .....</b>	<b>36</b>
10.1	晶振与负载电容的选择 .....	36
10.2	时钟精度的校准 .....	37
10.3	软件编程注意事项 .....	37
<b>11.</b>	<b>封装尺寸图 .....</b>	<b>38</b>
11.1	SOP8 .....	38
11.2	TSSOP8 .....	39
11.3	MSOP8 .....	40
11.4	UDFN8 .....	41
11.5	DFN2525-10 .....	42
<b>12.</b>	<b>产品命名规则 .....</b>	<b>43</b>
<b>13.</b>	<b>丝印信息 .....</b>	<b>44</b>
<b>14.</b>	<b>版本记录 .....</b>	<b>45</b>

## 6. 引脚说明

引脚排列如图所示。各输入输出引脚均有二极管保护。



引脚位置



保护二极管放置

引脚名	引脚号	描述
OSCI	1	振荡器输入
OSCO	2	振荡器输出
INT#	3	中断输出 (开漏输出, 低电平有效)
GND	4	地
SDA	5	I2C 信号线
SCL	6	I2C 时钟线
CLKOUT	7	时钟输出线 (推挽输出)
VDD	8	电源

**引脚说明**

---

## 7. 描述

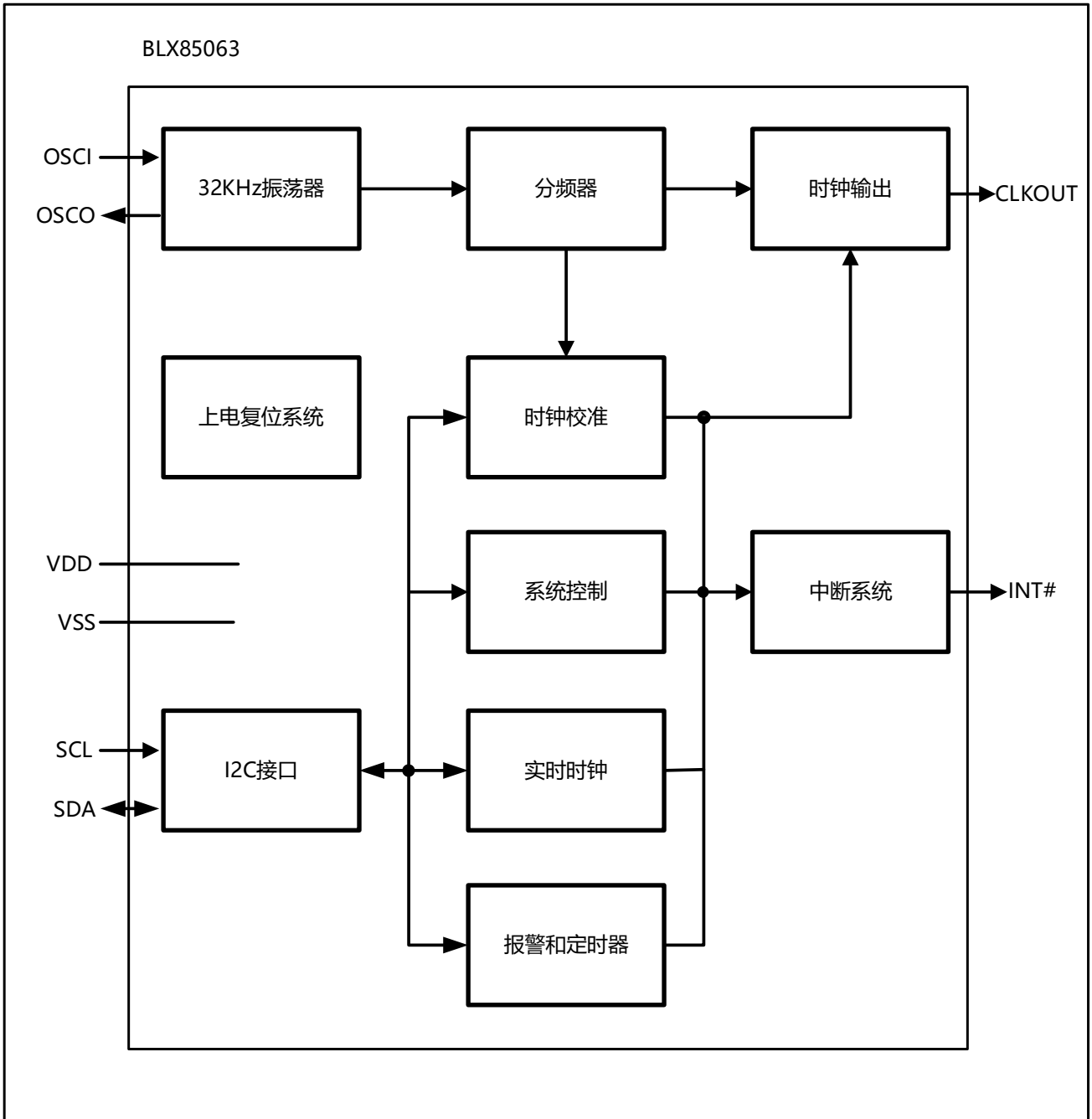
### 7.1 芯片概况

BLX85063 有十八个 8 位寄存器、一个可自动增量的地址寄存器、内置 32.768KHz 振荡器（内部集成负载电容）、分频器（用于给实时时钟 RTC 提供源时钟，可编程时钟输出）、定时器、报警器、晶振停振检测器和最高时钟频率可达 400KHz 的 I2C 总线接口。除此之外，芯片还集成了时钟微调模块，以及 1 个字节的 RAM。

这十八个寄存器均可被外部访问，但并没有用到全部数据位。00H、01H 地址为控制/状态寄存器，02H 为时钟微调寄存器，03H 为一个字节的通用 RAM，04H~0AH 寄存器用于时钟计数器（秒~年计数器），0BH~0FH 用于定义报警条件，10H 和 11H 分别为定时器寄存器和定时控制寄存器。秒、分钟、小时、日、月、年、秒钟报警、分钟报警、小时报警、日期报警寄存器，编码为 BCD 格式，而星期寄存器和星期报警寄存器不以 BCD 格式编码。

其中某个计时寄存器被外部读取时，所有计数器的内容被锁存，因此可以防止对时钟/日历数据的错读。

## 7.2 芯片模块图



模块图

## 7.3 CLKOUT 输出功能

CLKOUT 引脚输出的方波可编程，这是通过设置控制/状态寄存器 2（地址 01H）实现的。CLKOUT 缺省输出 32.768KHz 的方波，频率可改为 16384Hz、8192Hz、4096Hz、2048Hz、1024Hz 或 1Hz，用作系统时钟、微控制器时钟、电荷泵的输入或振荡器的校准。CLKOUT 引脚为推挽输出，上电时有效。可以通过将 COF[2:0] 设置为 111 来禁用 CLKOUT，禁止时为低电平。

由于时钟生成的性质，除 32.768KHz 之外的所有时钟频率都具有 50:50 的占空比。STOP 位功能也会影响 CLKOUT 信号，具体取决于所设置频率。当 STOP 位设置为逻辑 1 时，CLKOUT 引脚为那些可以停止的频率产生一个连续的低电平。

COF[2:0]	CLKOUT 输出频率	占空比	STOP 位置 1 后 CLKOUT 输出
000	32768	40%-60%	无影响
001	16384	50%	无影响
010	8192	50%	无影响
011	4096	50%	低电平
100	2048	50%	低电平
101	1024	50%	低电平
110	1	50%	低电平
111	低电平	—	—

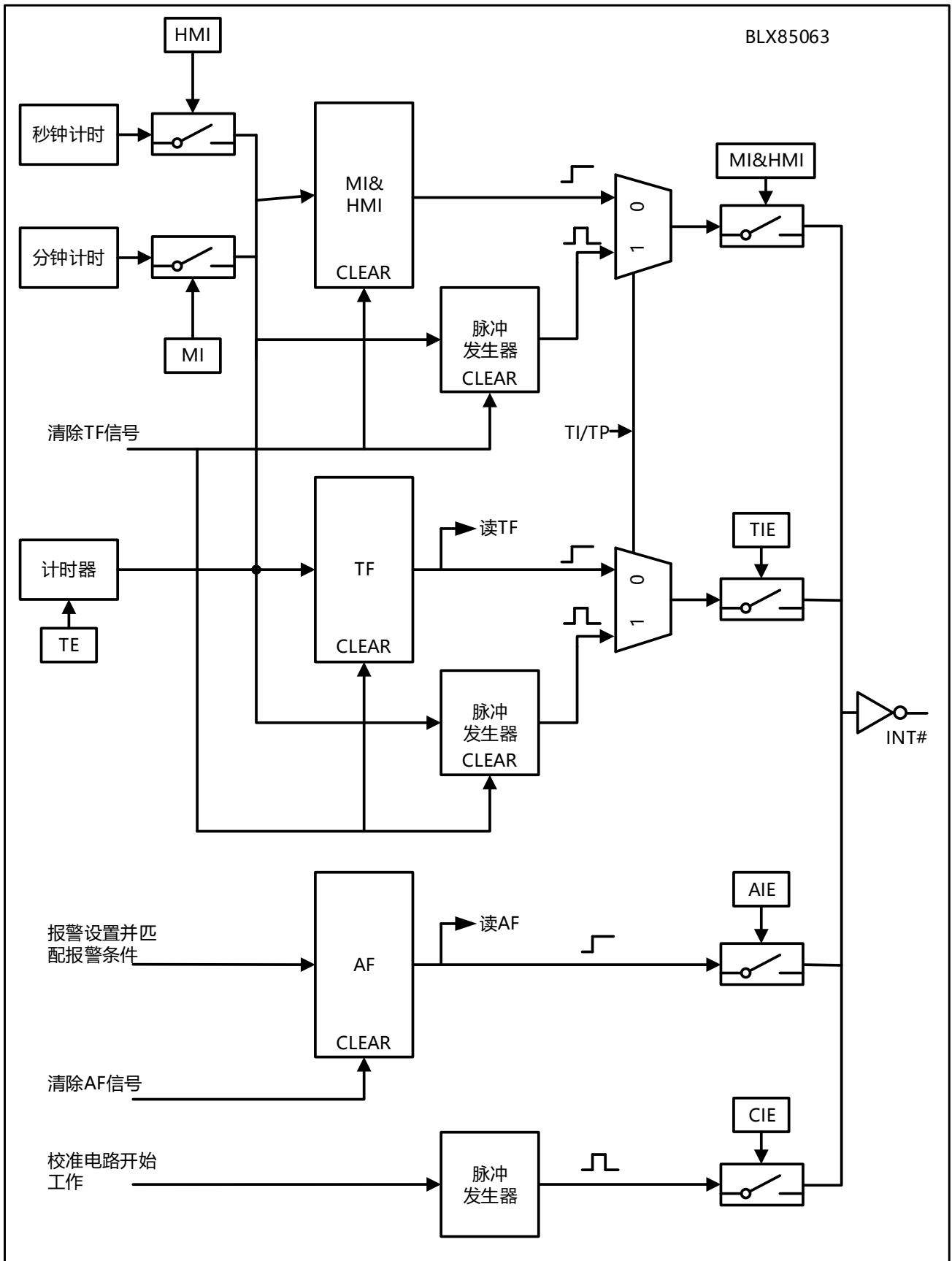
**CLKOUT 输出频率相关**

## 7.4 中断系统

指定时间报警功能、定时器功能、时钟校准功能、分钟和半分钟报警功能均可以触发中断，中断总框图如下图所示。

其中，位 AIE、位 TIE、位 CIE 分别对应了指定时间报警功能、定时器功能、时钟校准功能的中断输出使能功能，设置为 1 时，INT#引脚中断功能使能；位 MI 和位 HMI 分别对应了分钟和半分钟报警功能，设置为 1 时，INT#引脚中断功能使能。另外，位 AIE 使能后，由 AF 产生的 INT#引脚中断，仅为低电平中断；位 CIE 使能后，由时钟校准产生的 INT#引脚中断，仅为负脉冲中断；TIE、MI 或 HMI 使能后，由 TF 产生的 INT#引脚中断，可由 TI/TP 配置为低电平中断或负脉冲中断。



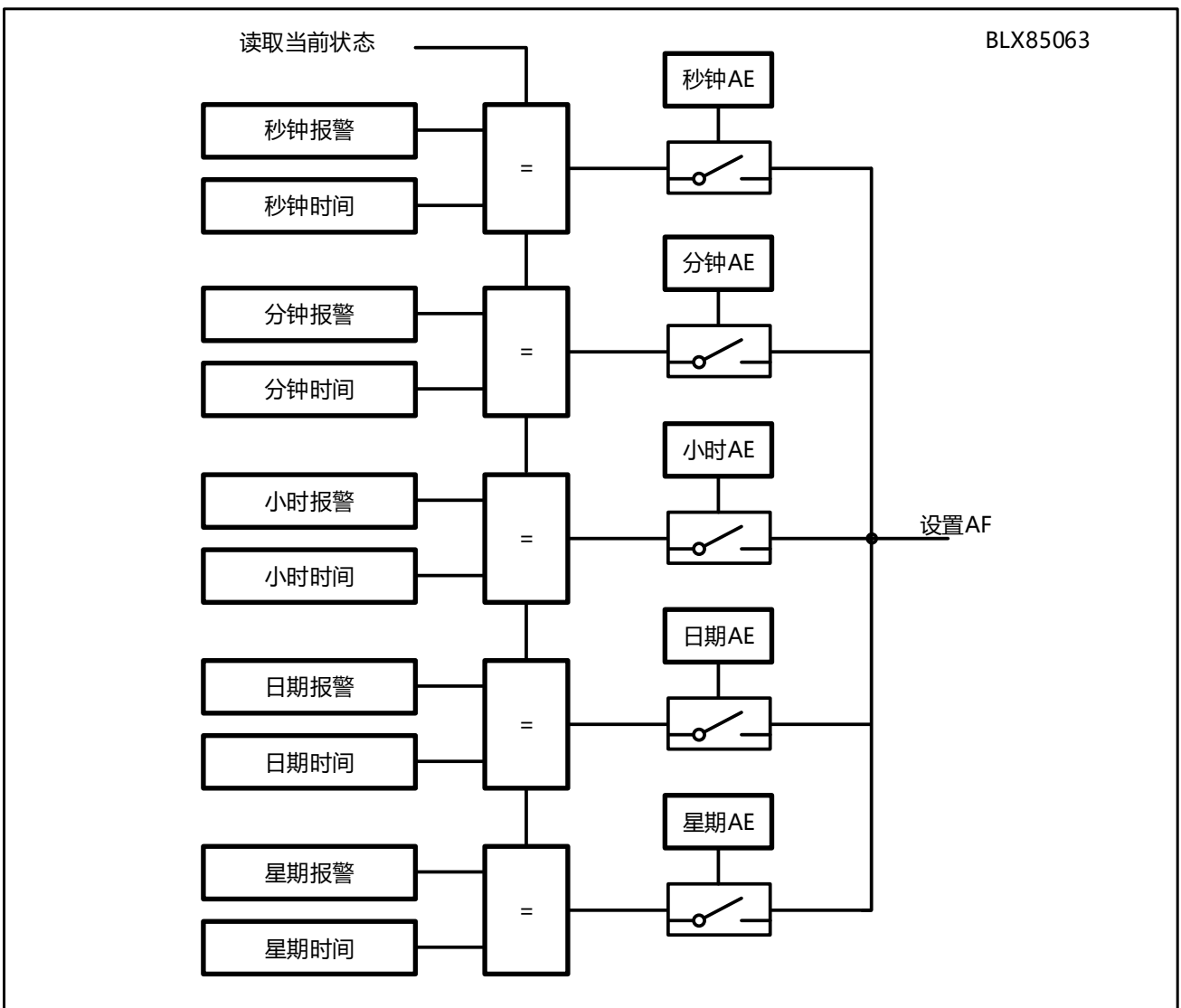


中断功能模块图

### 7.5 指定时间报警功能

各报警寄存器最高位均为报警功能使能位 AE (Alarm Enable)。AE 清 0 时，相应的报警条件有效。寄存器 0B~0FH 寄存器用来设置告警信息。当一个或多个寄存器（秒钟、分钟、小时、日期或星期）被设置，并且相应的 AE 设置为 0，报警时间与当前的秒钟、分钟、小时、日期、星期比较。当所有的使能时间信息匹配时，报警标志位 AF (Alarm Flag) 置位。AF 可设置用于产生中断 (INT#)。AF 置位后将一直保持下去，必须由软件清除。

AIE 控制告警中断的产生。如果 AIE 使能，INT#管脚的功能由寄存器比特位 AF 决定。AF 将一直保持，直到通过软件清零。一旦 AF 被清零，AF 将只能在告警条件再次发生时才再次被置位。AE 为 1 时，告警寄存器状态将被忽略。



报警功能模块图

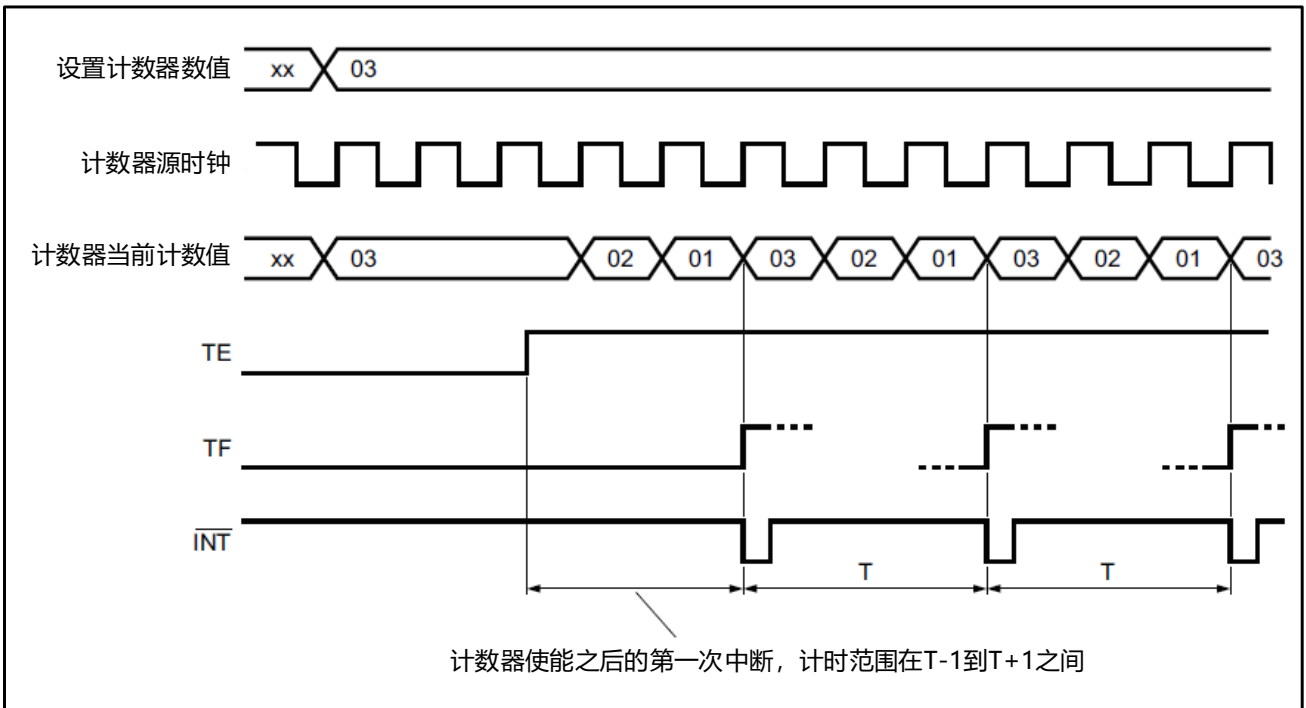
### 7.6 定时器功能

8 位的倒计时器 (地址 10H) 由定时器控制寄存器 (地址 11H) 控制。定时器控制寄存器的 TCF1、TCF0

位，用于设置定时器源时钟频率选择（4096Hz、64Hz、1Hz、1/60Hz），TE (Timer Enable) 用于使能/禁止定时器。定时器从软件设置的 8 位二进制数作减计数，当计数器从 1 递减时，定时器标志 TF 置位，计数器自动重新加载并开始下一个定时器周期。TF 只能用软件清除，它用于产生中断（INT#）。

该定时器的四个可选的源时钟，允许从 244 微秒到 4 小时 15 分钟范围内的倒计时周期。对于超过 4 小时的时段，可以使用警报功能。

任何时间读取倒计时寄存器，可以得到当前倒计数器的当前值，为了精确读出倒计数器的当前值，I2C 总线时钟 SCL 的频率应至少为所选定定时器时钟频率的两倍。



**定时器计数过程**

TI/TP 位控制中断产生的条件，当 TI/TP 设置为 0 时，中断信号为 1 个低电平；当 TI/TP 设置为 1 时，中断信号为 1 个负脉冲，脉冲宽度取决于所选择的递减计数器时钟源及计数器值 n，如下表所示。读定时器时，BLX85063 将返回当前计数值。

定时器源时钟频率 (Hz)	INT#周期	
	n=1	n>1
4096	1/8192	1/4096
64	1/128	1/64
1	1/64	1/64
1/60	1/64	1/64

1. TF 和 INT#同时有效  
2. n 为倒计时定时器的数值，当 n=0 时定时器停止工作

**INT#脉冲 (Bit TI/TP=1)**

## 7.7 分钟和半分钟报警功能

分钟中断 (位 MI) 和半分钟中断 (位 HMI) 是用于在引脚 INT# 上产生中断脉冲的预定义定时器, 定时器与秒计数器同步运行。仅当频率偏移设置为正常模式 (MODE=0) 时, 才能使用分钟和半分钟中断。启动 MI 时, 会在 1 秒到 59 秒后产生一个中断。启动 HMI 时, 会在 1 秒到 29 秒后, 与 31 秒到 59 秒后, 各产生一个中断。分钟中断与半分钟中断是相互独立的。

分钟或者半分钟产生中断后, 定时器 TF 位 (Timer Flag) 置位。TF 只能用软件清除, 它用于产生中断 (INT#)。TI/TP 位控制中断产生的条件, 当 TI/TP 设置为 0 时, 中断信号为 1 个低电平; 当 TI/TP 设置为 1 时, 中断信号为 1 个负脉冲。在正常模式下, 引脚 INT# 脉冲宽度为 1/64 秒。

分钟中断 MI	半分钟中断 HMI	描述
0	0	无中断产生
0	1	每隔 30S 产生一次中断, 29S-30S, 59S-00S
1	0	每隔 60S 产生一次中断, 29S-30S
1	1	每隔 30S 产生一次中断, 29S-30S, 59S-00S

分钟和半分钟中断说明

## 7.8 时钟校准功能

BLX85063A 包含一个偏移 OFFSET 寄存器 (地址 02h), 可用于实现时钟的精度微调、温度补偿等功能。它有两种模式, MODE=0 时, 为正常模式 0, MODE=1 时, 为快速模式 1, 每种模式有 128 个档位值, 可以灵活地实现时钟精度的调整。

对于模式 0, 每个 LSB 引入 4.34 ppm 的偏移。对于模式 1, 每个 LSB 引入 4.069 ppm 的偏移。偏移值以二进制补码形式编码, 范围为 +63 LSB 至 -64 LSB。通过添加或减去时钟校正脉冲来进行校正, 从而改变单秒的周期, 不是通过改变振荡器频率。可以监控何时应用校正脉冲。要启用校正中断生成, 必须将位 CIE (地址 00h) 设置为逻辑 1。在每个校正周期, 引脚 INT# 上都会产生一个负脉冲。脉冲宽度取决于校正模式, 当模式 0 时, 脉冲宽度为 1/64 秒; 当模式 1 时, 脉冲宽度为 1/1024 秒。如果施加多个校正脉冲, 则为施加的每个校正脉冲产生一个中断脉冲。

OFFSET 值[6:0]	对应十进制 OFFSET 值	OFFSET 值对应 PPM	
		模式 0	模式 1
0111111	+63	+273.420	+256.347
0111110	+62	+269.080	+252.278
.....	.....	.....	.....
0000010	+2	+8.680	+8.138
0000001	+1	+4.340	+4.069
0000000	0	0	0
1111111	-1	-4.340	-4.069
1111110	-2	-8.680	-8.138
.....	.....	.....	.....
1000001	-63	-273.420	-256.347
1000000	-64	-277.760	-260.416

校准偏移值

### 7.8.1 模式 0

模式 0 为正常模式，每两小时触发一次校正，每分钟施加一次校正脉冲，直到已实现编程的校正值。

校准偏移值	每次更新时间 (小时)	每次更新时间 (分钟)	每次更新时的脉冲数
1 或者-1	2	00	1
2 或者-2	2	00-01	1
3 或者-3	2	00-02	1
.....	.....	.....	.....
59 或者-59	2	00-58	1
60 或者-60	2	00-59	1
61 或者-61	2	00-59	1
	2 小时和下一小时	00	1
62 或者-62	2	00-59	1
	2 小时和下一小时	00-01	1
63 或者-63	2	00-59	1
	2 小时和下一小时	00-02	1
-64	2	00-59	1
	2 小时和下一小时	00-03	1

模式 0 下的校正脉冲

在模式 0 时，任何使用低于 64 Hz 频率的定时器或时钟输出都会受到时钟校正的影响。

频率 (Hz)	校准是否会影响该频率
时钟输出 32768	不影响
时钟输出 16384	不影响
时钟输出 8192	不影响
时钟输出 4096	不影响
时钟输出 2048	不影响
时钟输出 1024	不影响
时钟输出 1	影响
定时器源时钟 4096	不影响
定时器源时钟 64	不影响
定时器源时钟 1	影响
定时器源时钟 1/60	影响

模式 0 下的校正对时钟的影响

## 7.8.2 模式 1

每四分钟触发一次校正，然后每秒施加一次校正脉冲，最多可达 60 个脉冲。当使用大于 60 个脉冲的校正时，会在第 59 秒产生额外的校正脉冲。在模式 1 时更频繁地进行时钟校正，但这会导致更高的功耗。

校准偏移值	每次更新时间 (分钟)	每次更新时间 (秒钟)	每次更新时的脉冲数
1 或者-1	2	00	1
2 或者-2	2	00-01	1
3 或者-3	2	00-02	1
.....	.....	.....	.....
59 或者-59	2	00-58	1
60 或者-60	2	00-59	1
61 或者-61	2	00-58	1
	2	59	2
62 或者-62	2	00-58	1
	2	59	3
63 或者-63	2	00-58	1
	2	59	4
-64	2	00-58	1
	2	59	5

模式 1 下的校正脉冲

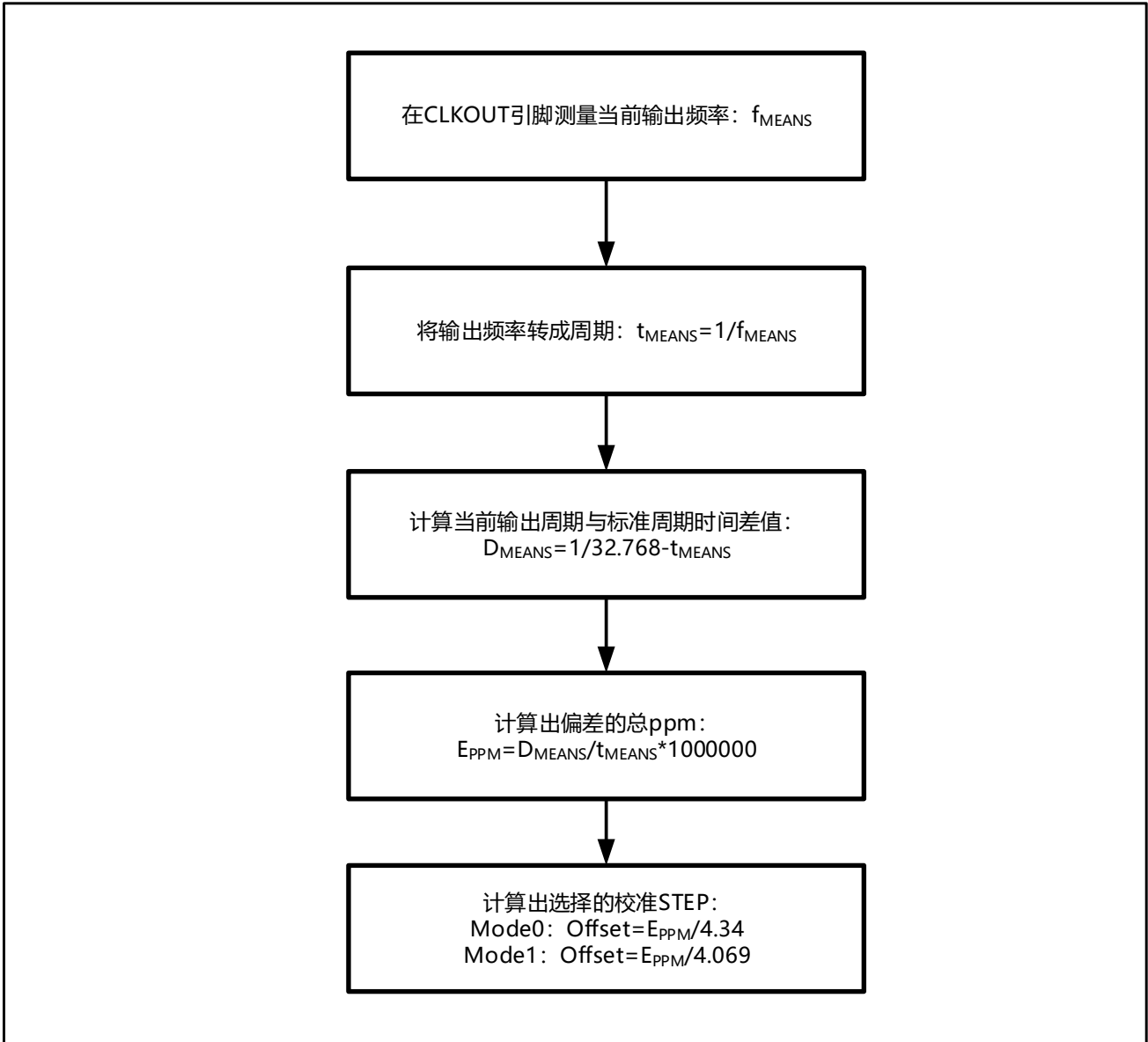
在模式 1 时，任何使用低于 1024 Hz 频率的定时器或时钟输出都会受到时钟校正的影响。

频率 (Hz)	校准是否会影响该频率
时钟输出 32768	不影响
时钟输出 16384	不影响
时钟输出 8192	不影响
时钟输出 4096	不影响
时钟输出 2048	不影响
时钟输出 1024	不影响
时钟输出 1	影响
定时器源时钟 4096	不影响
定时器源时钟 64	影响
定时器源时钟 1	影响
定时器源时钟 1/60	影响

模式 1 下的校正对时钟的影响

### 7.8.3 校准的计算流程

必须根据时间计算校准偏移。下图显示了如何计算偏移寄存器值的工作流程。



校准的计算流程

### 7.9 EXT\_CLK 测试模式

测试模式用于电路板上测试，这时可以创造测试条件、控制 RTC 的操作。要进入测试模式，请将控制/状态寄存器 1 的 EXT\_TEST 位置 1，这时 CLKOUT 引脚成为输入引脚。测试模式下，从 CLKOUT 引脚输入的信号将代替片内产生秒脉冲的 64 Hz 信号，送入称为“预分频器”的 64 级分频器。

预分频器可以用 STOP 位设置到确定的状态。当 STOP 位置 1 时，预分频器复位清零。STOP 位置 0 后，预分频器方可工作。STOP 解除后经 32 个 CLKOUT 信号上升沿，产生第 1 个秒增量。之后每 64 个上升沿产生 1 个秒增量。



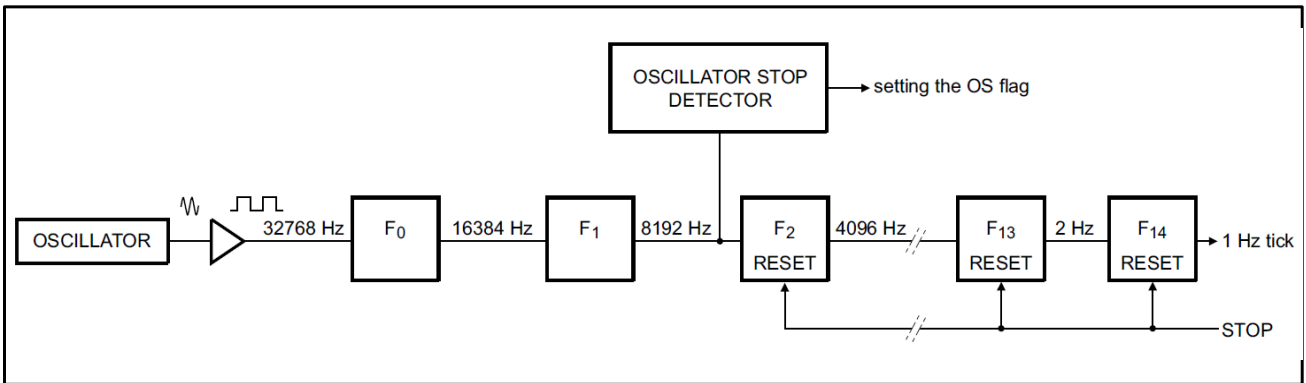
注意：加到 CLKOUT 引脚的信号脉宽应不少于 300ns，周期不少于 1000ns。EXT\_CLK 测试模式的进入并不与片内 64 Hz 时钟同步。所以进入测试模式时无法确定预分频器的状态。

### 7.9.1 操作示例

1. 置位控制/状态寄存器 1 的 EXT\_TEST 位，进入 EXT\_CLK 测试模式；
2. 置位控制/状态寄存器 1 的 STOP 位，以便复位预分频器；
3. 清除控制/状态寄存器 1 的 STOP 位，以便启动预分频器工作；
4. 根据需要，将寄存器（秒、分钟、小时、日、星期、月份/世纪、年份）设置为一定值；
5. 向 CLKOUT 引脚送入 32 个时钟脉冲；
6. 读时间寄存器，观察第一次变化；
7. 向 CLKOUT 引脚送入 64 个时钟脉冲；
8. 读时间寄存器，观察第二次变化。需要连续读时间寄存器的增量时，请重复步骤 7 和 8。

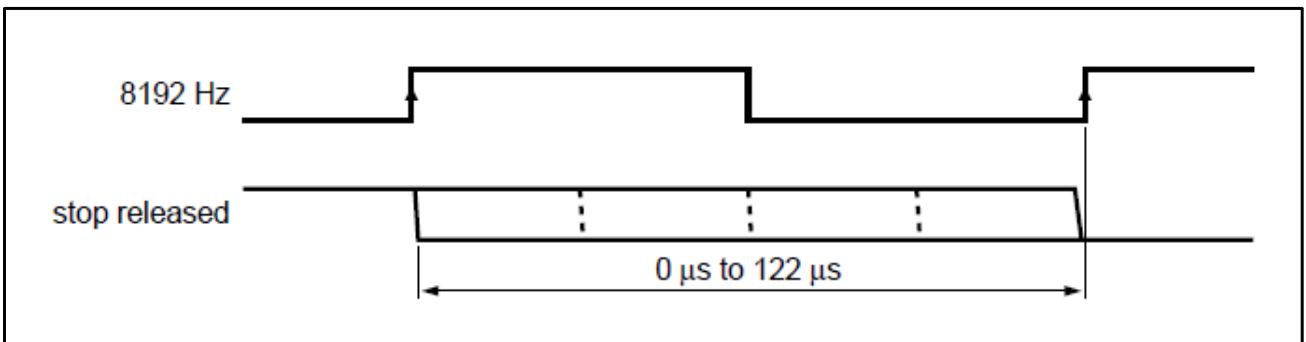
### 7.10 STOP 比特功能

STOP 控制比特的功能是允许时序电路的精确开始。STOP 比特将导致分频进位链的 F2~F14 处于复位状态，导致 1 Hz 的分频信号不能产生。STOP 设置为 1 时，时序电路将被置位，不能正常计数。



STOP 位功能图

STOP 将不影响 CLKOUT 管脚的 32.768KHz 时钟输出，但是将停止 1.024KHz、32Hz 以及 1Hz 信号的产生。分频链上的 F0 及 F1 将不被复位。I2C 总线与晶体振荡电路异步，重启时序电路的精度介于 0 和 8.192KHz 周期间。



STOP 位清除时序图

Bit	Prescaler bits	1 Hz tick	Time	Comment
STOP	F <sub>0</sub> F <sub>1</sub> -F <sub>2</sub> to F <sub>14</sub>		hh:mm:ss	
<b>Clock is running normally</b>				
0	01-0 0001 1101 0100		12:45:12	prescaler counting normally
<b>STOP bit is activated by user. F<sub>0</sub>F<sub>1</sub> are not reset and values cannot be predicted externally</b>				
1	XX-0 0000 0000 0000		12:45:12	prescaler is reset; time circuits are frozen
<b>New time is set by user</b>				
1	XX-0 0000 0000 0000		08:00:00	prescaler is reset; time circuits are frozen
<b>STOP bit is released by user</b>				
0	XX-0 0000 0000 0000		08:00:00	prescaler is now running
	XX-1 0000 0000 0000		08:00:00	-
	XX-0 1000 0000 0000		08:00:00	-
	XX-1 1000 0000 0000		08:00:00	-
	:		:	-
	11-1 1111 1111 1110		08:00:00	-
	00-0 0000 0000 0001		08:00:01	0 to 1 transition of F <sub>14</sub> increments the time circuits
	10-0 0000 0000 0001		08:00:01	-
	:		:	-
	11-1 1111 1111 1111		08:00:01	-
	00-0 0000 0000 0000		08:00:01	-
	10-0 0000 0000 0000		08:00:01	-
	:		:	-
	11-1 1111 1111 1110		08:00:01	-
	00-0 0000 0000 0001		08:00:02	0 to 1 transition of F <sub>14</sub> increments the time circuits

### STOP 位清除后到第一次秒钟增加的电路描述

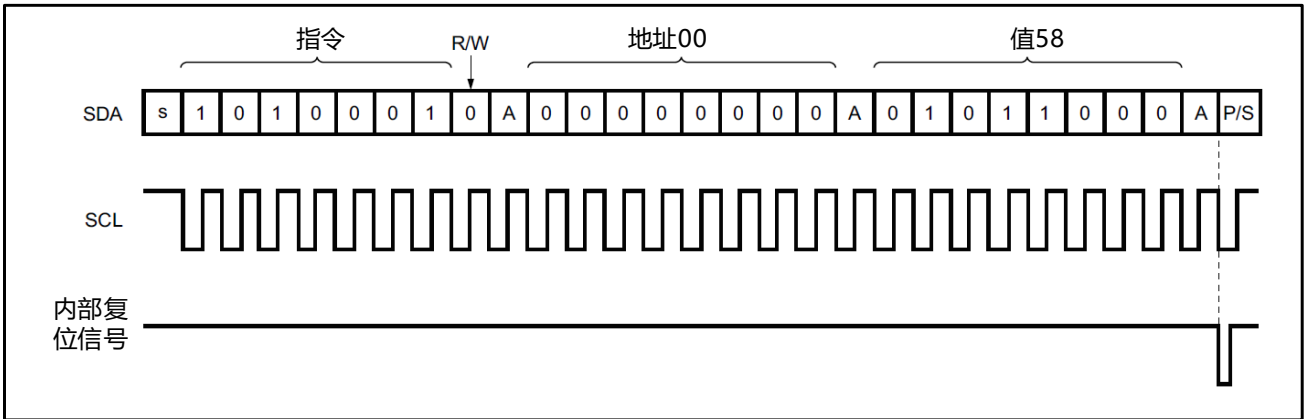
如上图所示，F<sub>0</sub> 的时钟源是 32.768KHz，STOP 比特被清零后，时序电路的重启时间介于 0.507813s 和 0.507935 之间。不确定的原因在于 F<sub>0</sub> 及 F<sub>1</sub> 没有被复位，以及 32KHz 时钟源的状态不确定。

## 7.11 软件复位功能

芯片上电时会自动产生复位，除此之外，软件还可以通过以设置寄存器的方式进行芯片复位。

如果芯片在上电后发生掉电复位后，由于芯片内部仍有残余电荷的存在，可能会导致芯片出现异常情况，所以要求 VDD 在上电或电源循环时，从 0V 开始，以确保寄存器内的数据正常。如果无降低至 0V，则必须在上电后（即电源稳定时）通过软件复位命令启动复位。

软件复位命令，是向控制寄存器 1（地址 00h）写 58h，之后系统将回到芯片的最初状态，寄存器内部的值均处于上电默认值，地址指针为 00h。



软件复位指令

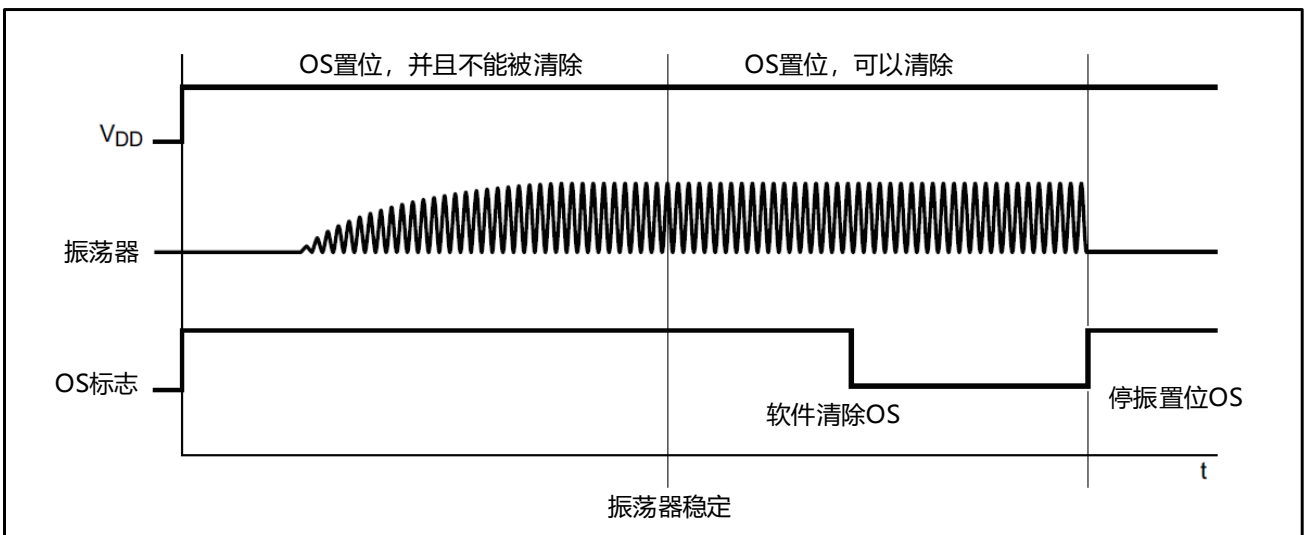
### 7.12 RAM 字节

BLX85063A 提供了一个空闲的 RAM 字节，可用于任何用途，例如系统的状态字节。该字节上电默认值为 00h，复位后会变成默认值。

### 7.13 晶振停振检测

BLX85063 内部集成晶振停振检测模块，当晶振停振时，位 OS (Oscillator Stop) 被置 1，用于指明可能产生不准确的时钟 / 日历信息，OS 标志位只可以用软件清除，不可以用软件设置。例如，可以通过将振荡器引脚 OSCI 或 OSCO 之一接地来停止振荡器。在芯片上电到振荡器稳定运行这段时间，芯片认为振荡器是停止的。该时间可以在 200 ms 到 2 s 的范围内，具体取决于晶体类型、温度和电源电压。

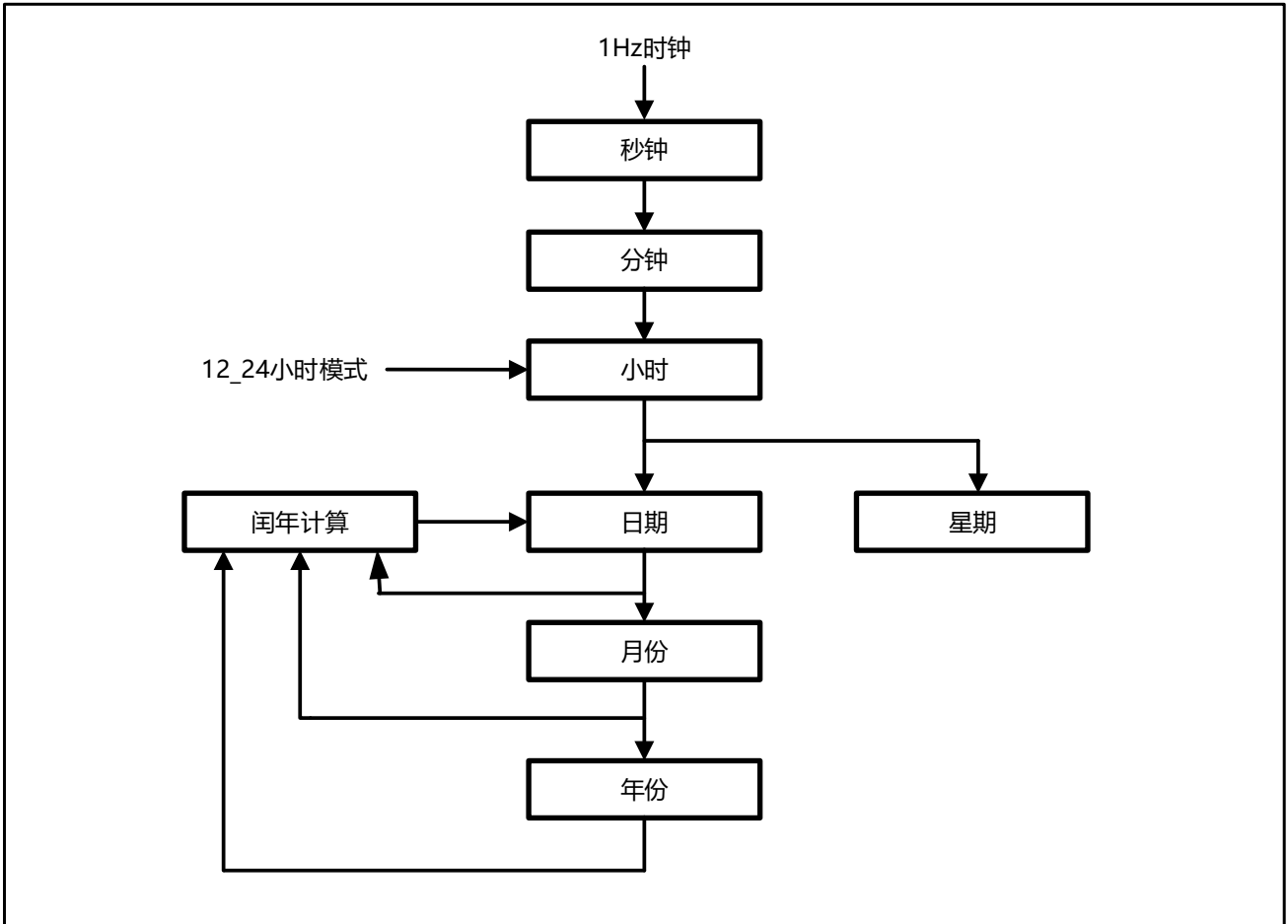
在振荡器稳定运行后，OS 标志保持设置直到被软件清除。如果标志不能被清除，则表示振荡器没有运行。此方法可用于监控振荡器并确定电源电压是否已降至振荡失效的电压。



上电时 OS 的置位情况

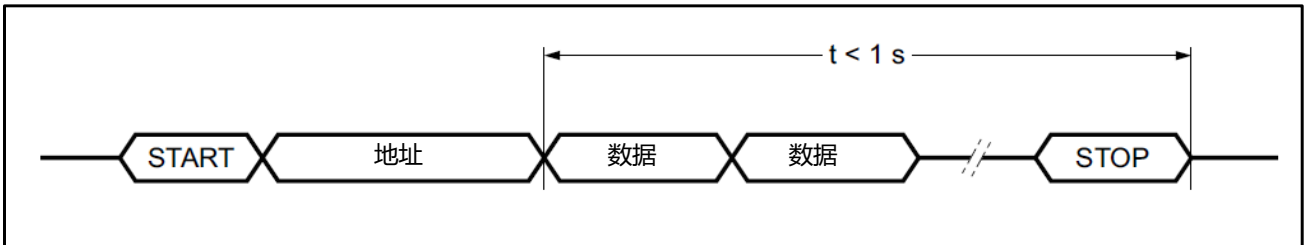
### 7.14 访问万年历寄存器

下图显示了从 1 Hz 时钟滴答开始的数据流和数据相关性。



万年历与进位

在读/写操作期间，时间计数电路（存储器位置 04h 到 0Ah）被冻结。这种机制，可以有效地避免在进位条件下时钟和日历读取错误，以及在读操作时时间寄存器增加。在该读/写访问完成之后，时间电路再次被释放，并且芯片会自动将读取操作期间，系统产生的时间进位做更新。所有对寄存器的访问操作，必须在 1 秒内完成。



寄存器的访问

基于这种访问机制，一次操作访问全部七个万年历寄存器，是非常必要的，即设置或读取秒到年应该在一次访问中进行。不遵守此方法可能会导致时间异常，例如，在一次访问中设置时间（秒到小时），然后在第二次访问中设置日期，则时间可能会在两次访问之间增加。读取时也存在类似的问题，在两次读取之间可能会发生翻转，从而给出一个时刻的分钟和下一个时刻的小时。

读取时间的推荐方法：

1. 发送 START 条件和从机地址进行写操作(A2h)；
2. 通过发送 04h 将地址指针设置为 4 (秒) ；
3. 发送 RESTART 条件或 STOP 后跟 START；
4. 发送从机地址供读取 (A3h) ；
5. 读取秒数；
6. 读取分钟；
7. 读取小时；
8. 读取日期；
9. 读取星期；
10. 读取月份；
11. 读取年份；
12. 发送停止条件。

## 7.15 寄存器结构

为确保所有控制寄存器都设置为默认值，初始上电时 VDD 电平必须为 0V。如果不能满足该条件，则必须在电源稳定时使用软件复位命令启动复位。

地址	寄存器名称	初始值	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	寄存器 1	0x00	EXT_TEST	0	STOP	SR	0	CIE	12_24	CAP_SEL
01h	寄存器 2	0x00	AIE	AF	MI	HMI	TF	COF[2:0]		
02h	校准寄存器	0x00	MODE	OFFSET[6:0]						
03h	RAM 寄存器	0x00	B[7:0]							
10h	定时器值	0x00	T[7:0]							
11h	定时器模式	0x18	—	—	—	TCF[1:0]		TE	TIE	TI/TP
1. 标明“—”的位未用 2. 标明“0”的位位置 0										

### 控制/状态寄存器概况

地址	寄存器名称	初始值	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	秒钟	0x80	OS	00~59 BCD 码格式数						
05h	分钟	0x00	—	00~59 BCD 码格式数						
06h	小时	0x00	—	—	12_24=0 时, 00~24 BCD 码格式数					
			—	—	AMPM	12_24=1 时, 01~12 BCD 码格式数				
07h	日期	0x01	—	—	01~31 BCD 码格式数					
08h	星期	0x06	—	—	—	—	—	0-6		
09h	月份	0x01	—	—	—	01~12 BCD 码格式数				
0Ah	年份	0x00	00~99 BCD 码格式数							
0Bh	秒钟报警	0x80	AE	00~59 BCD 码格式数						
0Ch	分钟报警	0x80	AE	00~59 BCD 码格式数						
0Dh	小时报警	0x80	AE	—	12_24=0 时, 00~24 BCD 码格式数					
			AE	—	AMPM	12_24=1 时, 01~12 BCD 码格式数				
0Eh	日期报警	0x80	AE	—	01~31 BCD 码格式数					
0Fh	星期报警	0x80	AE	—	—	—	—	0-6		
1. 标明“—”的位未用 2. 标明“0”的位位置 0										

### 万年历/报警寄存器概况

### 7.15.1 控制/状态寄存器 1

Bit	符号	描述
7	EXT_TEST	0: 普通模式 1: EXT_CLK 测试模式
6	0	预留
5	STOP	STOP=0: 芯片时钟运行 STOP=1: 所有芯片分频器异步置逻辑 0; 芯片时钟停止运行
4	SR	0: 正常工作模式 1: 软件复位
3	0	预留
2	CIE	每一个时钟校验周期, INT#是否产生负脉冲中断信号 0: 不产生 1: 产生
1	12_24	时钟采用 12 小时模式或者 24 小时模式 0: 24 小时 1: 12 小时
0	CAP_SEL	内部集成电容选择 0: 7pF 1: 12.5pF

控制/状态寄存器 1 位描述 (地址 00H)

### 7.15.2 控制/状态寄存器 2

Bit	符号	描述
7	AIE	报警器 INT# 中断输出功能 0: 不使能 1: 使能
6	AF	报警器标志位: 当读取时: 0: 当前报警器未产生报警 1: 当前报警器产生报警 当写入时: 0: 当前报警器标志位将被清除 1: 当前报警器标志位保持不变
5	MI	分钟中断功能 0: 不使能 1: 使能
4	HMI	半分钟中断功能 0: 不使能 1: 使能
3	TF	定时器 (MI 和 HMI) 标志位: 当读取时: 0: 当前定时器未产生报警 1: 当前定时器产生报警 当写入时: 0: 当前定时器标志位将被清除 1: 当前定时器标志位保持不变
2-0	COF	Clock Out 输出频率配置寄存器

控制/状态寄存器 2 位描述 (地址 01H)

### 7.15.3 时钟校准寄存器

Bit	符号	描述
7	MODE	时钟校准模式 0: 模式 0 1: 模式 1
6-0	OFFSET	时钟校准值

时钟校准寄存器位描述 (地址 02H)

### 7.15.4 RAM 寄存器

Bit	符号	描述
7-0	B	RAM 数据位

RAM 寄存器位描述 (地址 03H)



### 7.15.5 秒钟、分钟和小时寄存器

Bit	符号	描述
7	OS	OS=0: 保证准确的时钟/日历数据 OS=1: 不保证准确的时钟/日历数据
6-0	秒钟	BCD 格式的当前秒钟数值, 值为 00 ~ 59 例如: 1011001, 代表 59 秒

#### 秒钟寄存器位描述 (地址 04H)

Bit	符号	描述
7	-	预留
6-0	分钟	BCD 格式的当前分钟数值, 值为 00 ~ 59 例如: 1011001, 代表 59 分

#### 分钟寄存器位描述 (地址 05H)

Bit	符号	描述
7-6	-	预留
5-0	小时	当 12_24=0 时: 当前小时数值的 BCD 格式, 值为 00 ~ 23, 例如: 011001, 代表 19 时 当 12_24=1 时: b5=1: 当前时间为 AM; b5=0: 当前时间为 PM b4-0: 当前小时数值的 BCD 格式, 值为 01 ~ 12。例如: 110010, 代表 AM12 时

#### 小时寄存器位描述 (地址 06H)

数值	BCD 码编码 (十位)			BCD 码编码 (个位)			
	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00	0	0	0	0	0	0	0
01	0	0	0	0	0	0	1
02	0	0	0	0	0	1	0
.....							
09	0	0	0	1	0	0	1
10	0	0	1	0	0	0	0
.....							
23	0	1	0	0	0	1	1
24	0	1	0	0	1	0	0
.....							
58	1	0	1	1	0	0	0
59	1	0	1	1	0	0	1

#### 秒钟、分钟和小时寄存器的 BCD 格式编码

### 7.15.6 日期、星期、月份和年份寄存器

Bit	符号	描述
7-6	-	预留
5-0	日期	当前日期 (BCD 格式), 值为 01 ~ 31 若年计数器的值表示闰年时, 二月自动增加一天, 为 29 天

#### 日期寄存器位描述 (地址 07H)

Bit	符号	描述
7-3	-	预留
2-0	星期	代表当前星期数 0 ~ 6

#### 星期寄存器位描述 (地址 08H)

星期	值 (Bit[2:0])
星期日	0
星期一	1
星期二	2
星期三	3
星期四	4
星期五	5
星期六	6

星期与数值的对应关系也可由用户自行定义

#### 星期分配表

Bit	符号	描述
7-5	-	预留
4-0	月份	当前月份 (BCD 格式), 值为 01 ~ 12

#### 月份寄存器位描述 (地址 09H)

月份	值 (Bit[4:0])
一月	0x01
二月	0x02
三月	0x03
四月	0x04
五月	0x05
六月	0x06
七月	0x07
八月	0x08
九月	0x09
十月	0x10
十一月	0x11
十二月	0x12

#### 月份分配表

Bit	符号	描述
7-0	年份	当前年份 (BCD 格式), 值为 00 ~ 99

#### 年份寄存器位描述 (地址 0AH)

### 7.15.7 报警寄存器

当一个或多个报警寄存器写入合法的秒钟、分钟、小时、日或星期数值并且它们相应的 AE (Alarm Enable) 位为逻辑 0, 以及这些数值与当前的秒钟、分钟、小时、日或星期数值相等, 标志位 AF (Alarm Flag) 被设置, AF 保存设置值直到被软件清除为止, AF 被清除后, 只有在时间增量与报警条件再次相匹配时才可再被设置。报警寄存器在它们相应位 AE 置为逻辑 1 时将被忽略。向报警寄存器写入非法值将导致不可预见的后果。

Bit	符号	描述
7	AE	0: 使能秒钟报警 1: 禁止秒钟报警
6-0	秒钟	秒钟报警数值 (BCD 格式), 值为 00 ~ 59

#### 秒钟寄存器位描述 (地址 0BH)

Bit	符号	描述
7	AE	0: 使能分钟报警 1: 禁止分钟报警
6-0	分钟	分钟报警数值 (BCD 格式), 值为 00 ~ 59

#### 分钟寄存器位描述 (地址 0CH)

Bit	符号	描述
7	AE	0: 使能小时报警 1: 禁止小时报警
6-0	小时	当 12_24=0 时: 小时报警数值的 BCD 格式, 值为 00 ~ 23, 例如: 011001, 代表 19 时 当 12_24=1 时: b5=1: 报警时间为 AM; b5=0: 报警时间为 PM b4-0: 小时报警数值的 BCD 格式, 值为 01 ~ 12。 例如: 110010, 代表 AM12 时

#### 小时寄存器位描述 (地址 0DH)

Bit	符号	描述
7	AE	0: 使能日期报警 1: 禁止日期报警
5-0	日期	日期报警数值 (BCD 格式), 值为 00 ~ 31

#### 日期寄存器位描述 (地址 0EH)

Bit	符号	描述
7	AE	0: 使能星期报警 1: 禁止星期报警
5-0	星期	星期报警数值 (BCD 格式), 值为 0 ~ 6

#### 星期寄存器位描述 (地址 0FH)

### 7.15.8 定时器数值寄存器

Bit	符号	描述
7-0	T	倒计数值

定时器数值寄存器位描述 (地址 10H)

### 7.15.9 定时器功能寄存器

Bit	符号	描述
4-3	TCF	定时器时钟频率选择位, 决定倒计数定时器的源时钟频率。 TCF[1:0]=00: 输出时钟频率 4096Hz TCF[1:0]=01: 输出时钟频率 64Hz TCF[1:0]=10: 输出时钟频率 1Hz TCF[1:0]=11: 输出时钟频率 1/60Hz
2	TE	定时器功能 0: 不使能 1: 使能
1	TIE	定时器 INT#中断输出功能 0: 不使能 1: 使能
0	TI/TP	TI/TP=0: 当 TF 有效时, INT#输出低电平 TI/TP=1: 当 TF 有效时, INT#输出负脉冲

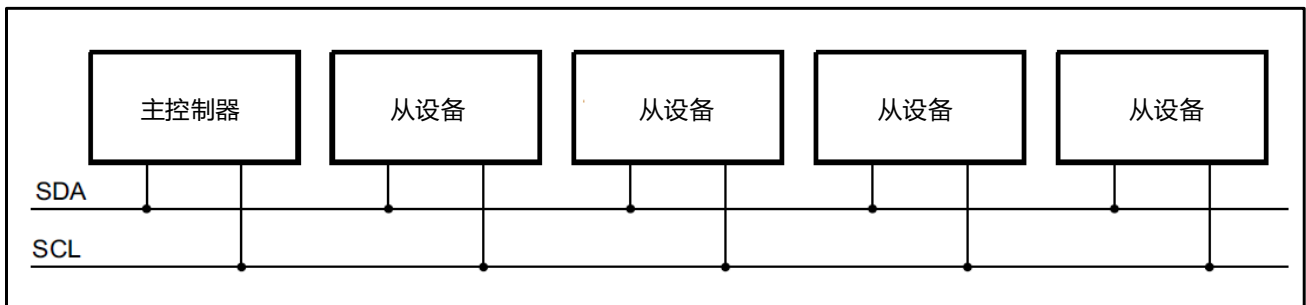
定时器功能寄存器位描述 (地址 11H)

## 8. 串行接口

BLX85063 的串行接口采用 I2C 总线。

### 8.1 I2C 总线规范

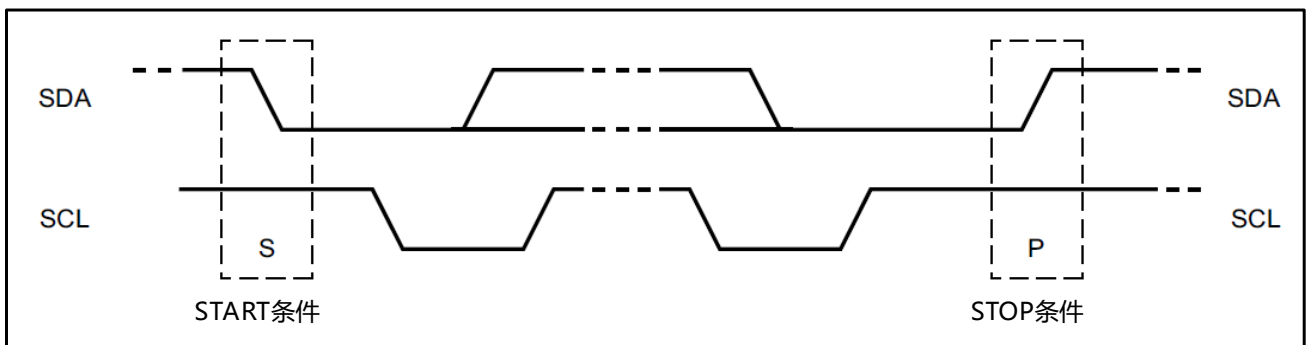
I2C 总线用 SDA 和 SCL 两条线在芯片之间传递信息。SDA 为串行数据线，SCL 为串行时钟线，两条线必须各用一个上拉电阻与正电源相连。I2C 总线上的某两个芯片只有在总线不忙时，才可传送数据。系统配置如下图所示，产生信号的设备是发送器，接收信号的设备是接收器；提供串行时钟且控制数据传送过程的设备是主设备，受控方是从设备，BLX85063 只能作为从设备。



I2C 总线系统配置图

### 8.2 Start 和 Stop 信号

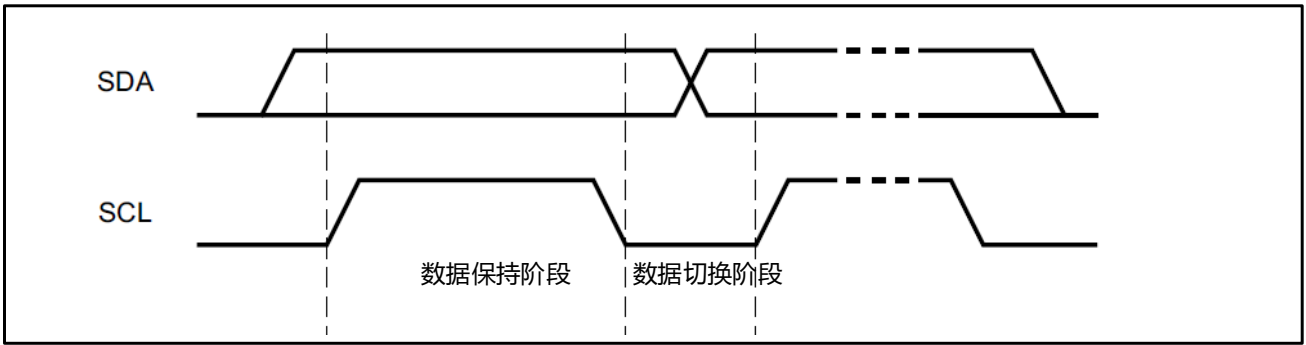
数据线 SDA 和时钟线 SCL 均保持高电平时，表明总线空闲，可以占用后传送数据。时钟处于高电平时，SDA 由高电平切换到低电平（下降沿）为“开始 (S)”，之后可开始数据传送过程；SDA 由低电平切换到高电平（上升沿）为“停止 (P)”，结束数据传送过程，如下图所示。释放总线后，总线可供其它设备使用。数据传送过程中若 STOP 或再次 START，可以开始新一轮数据传送过程。



Start 和 Stop 的定义波形

### 8.3 数据位信号

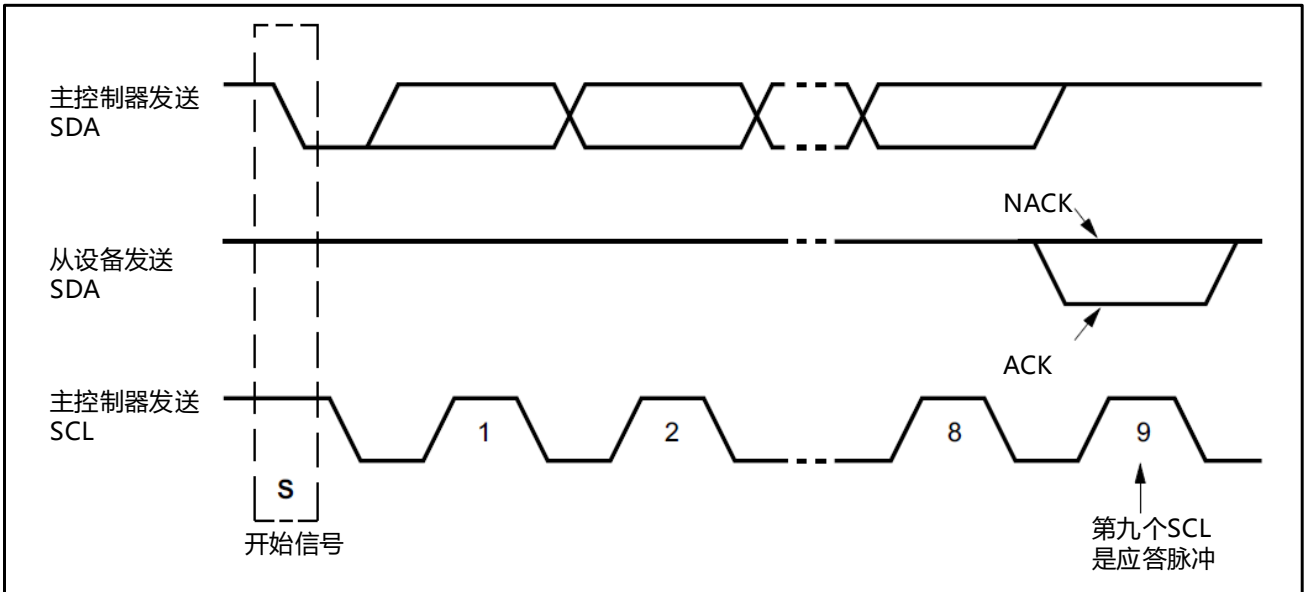
每个时钟脉冲期间传送一个数据位，数据以 8 位（即一个字节）为单位，采用高位先发的方式。SDA 线上的数据在时钟脉冲高电平时应保持稳定，否则会认为是前面提及的控制信号。



数据位的定义波形

### 8.4 应答信号

START 和 STOP 之间发送器传给接收器的数据量没有限制。发送器每发送一个字节，由接收器通过标志位（第 9 位）响应，主设备必须为此位附加一个时钟脉冲。在标志位时钟脉冲出现前，接收器应将 SDA 线拉低并保持于低电平（应考虑起动和保持时间），之后释放 SDA 线，以便发送器能够继续发送数据。但若接收器为主设备，后者希望结束数据传送时，不拉低 SDA 线（也即不响应），而在下一个时钟低电平到来时拉低 SDA，之后在时钟高电平时将 SDA 置高，从而结束数据传送。



I2C 总线上的标志位

### 8.5 数据帧

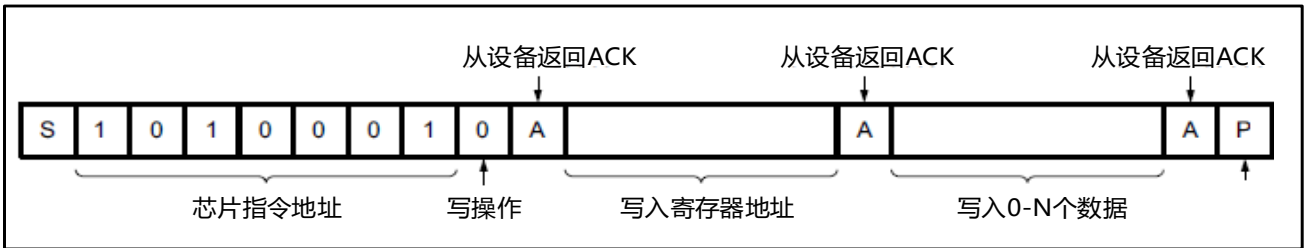
START 后，主设备发送的第一个字节为从设备的器件地址，它相当于片选信号，选择哪个从设备。对于 BLX85063，读地址为 A3H，写地址为 A2H。其中地址字节的 bit0，指出了本次要对从设备的操作。为 0 时向从设备写入数据，数据经 SDA 线从主设备传送至从设备；为 1 时，读取从设备的数据，数据经 SDA 线自从设备传送至主设备。

向 BLX85063 写数据时，START 后主设备发送的第二个字节用来指定寄存器地址，表示其中发送的数据要写入该地址及以后的地址。写入一个字节后，寄存器地址指针会自动加 1，所以不用单独指定某寄存器地址，即可连续向一些寄存器写数据。寄存器地址指针到达 0FH 后，若继续写数据，则寄存器地址指针回到 0，继续自

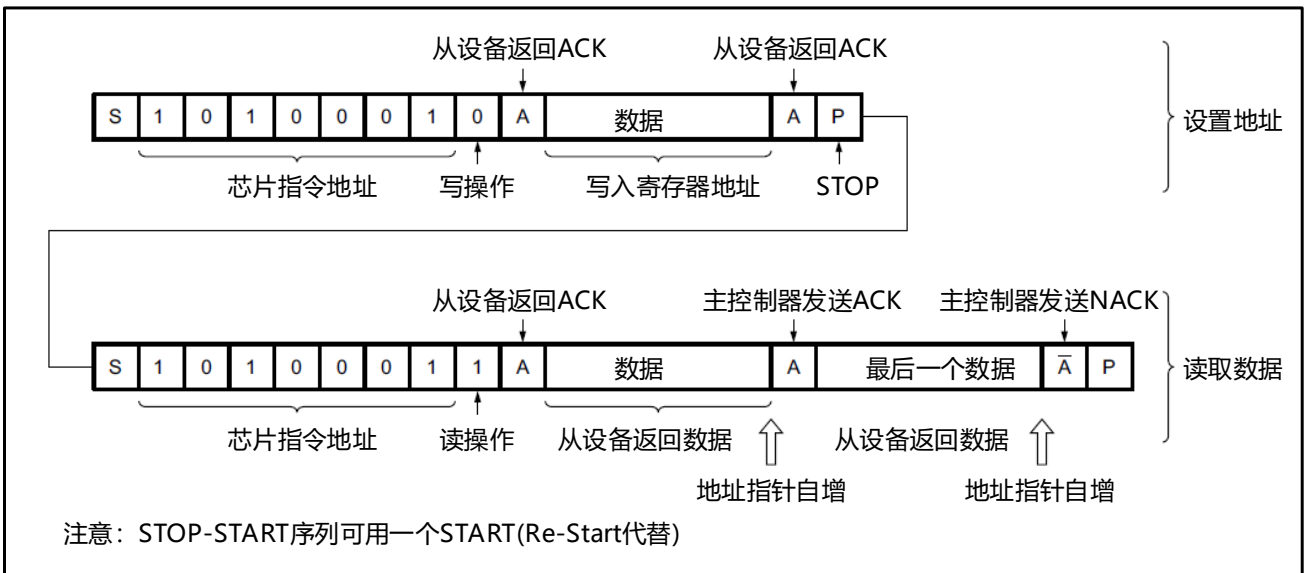
BLX85063 带 I2C 接口和报警功能的实时时钟/日历芯片

动加 1。主设备每写入一个字节（包括指定器件地址的第一个字节），从设备都必须在第 9 位响应以 0。向 BLX85063 写数据时可以只设置地址指针，以供读操作使用。

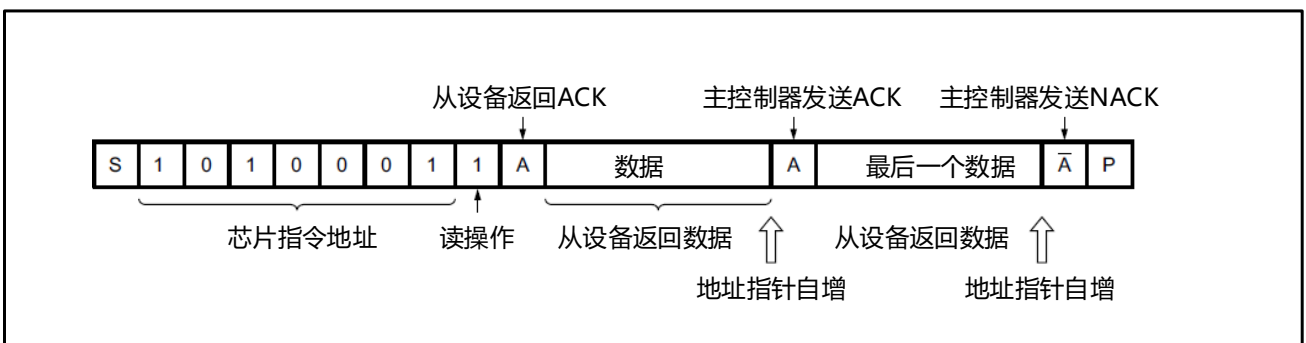
从 BLX85063 读数据时，START 后第二个字节即为 BLX85063 送来的数据。该数据为当前寄存器指针所指地址里的数据，之后每读出一个字节，寄存器地址指针会自动加 1，所以不用单独指定某寄存器地址，即可连续从一些寄存器读出数据。BLX85063 每送出一个字节数据，主设备要在第 9 位响应以 0。如果主设备收到某字节后欲 STOP，就不响应 0（而为 1），之后按规定时序 STOP。



写操作数据帧



指定地址读操作数据帧



当前地址读操作数据帧

---

## 8.6 I2C 总线错误恢复机制

BLX8506 使用状态机来实现 I2C 协议，需要控制器端发送满足 I2C 协议的波形，指令才可以被识别。但是，I2C 控制器端的意外事件或未知状态，可能会导致 I2C 总线上的波形发生异常，从而对连接在总线上的从器件内的数据造成破坏。通常遇到这种情况，可以通过连续发送 9 个 Start 信号，来避免这种异常状态的发生。它的机制是，如果从机正在传输数据或确认，则九个或更多时钟可确保从机状态机返回到已知的空闲状态，因为协议需要 8 个数据位和 1 个 ACK 位。



## 9. 参数指标

### 9.1 极限值

超出如下所列的极限值是，可能会对器件造成永久性损坏。

符号	描述	最小值	最大值	单位
$V_{DD}$	供电电压	-0.5	+6.5	V
$I_{DD}$	供电电流	-50	+50	mA
$V_I$	SCL 和 SDA 输入引脚输入电压	-0.5	+6.5	V
$V_O$	OSCI 输入引脚输出电压	-0.5	$V_{DD}+0.5$	V
$I_I$	所有输入口的直流输入电流	-10	+10	mA
$I_O$	所有输出口的直流输出电流	-10	+10	mA
$P_{TOT}$	总损耗功率	-	300	mW
$T_{AMB}$	工作温度	-40	+85	°C
$T_{STG}$	存储温度	-65	+150	°C

#### 极限参数

## 9.2 直流电气特性

无特别指明时  $V_{DD}=1.1 \sim 5.5V$ ,  $V_{SS}=0V$ ;  $T_{AMB} = -40 \sim +85^{\circ}C$ ;  $f_{OSC}=32.768KHz$ 。

符号	描述	条件	最小值	典型值	最大值	单位
<b>电源</b>						
$V_{DD}$	工作电压	I2C 总线无效 $T_{AMB}=25^{\circ}C$	0.9 <sup>(1)</sup>	-	5.5	V
		I2C 总线有效, $f_{SCL}=400KHz$	1.1 <sup>(1)</sup>	-	5.5	V
$I_{DD}$	工作电流 (工作电压 3.3V; 时钟输出关闭; 定时器时钟默认)	$f_{SCL}=0Hz, 25^{\circ}C$	-	400	1300	nA
		$f_{SCL}=0Hz, 50^{\circ}C$	-	500	1400	nA
		$f_{SCL}=0Hz, 85^{\circ}C$	-	800	1800	nA
<b>输入</b>						
$V_{IL}$	低电平输入电压		$V_{SS}$		$0.3 \cdot V_{DD}$	V
$V_{IH}$	高电平输入电压		$0.7 \cdot V_{DD}$		$V_{DD}$	V
$I_{LI}$	输入漏电流	$V_I = V_{DD}$ 或 $V_{SS}$		0		$\mu A$
$C_i$	输入电容 <sup>(2)</sup>			7	12.5	pF
<b>输出</b>						
$V_{OH}$	输出高电压 CLKOUT		$0.8V_{DD}$		$V_{DD}$	V
$V_{OL}$	输出低电压 CLKOUT、SDA、INT#		$V_{SS}$		$0.2V_{DD}$	V
$I_{OH}$	高电平输出电流 CLKOUT	$V_{OH}=2.9V; V_{DD}=3.3V$	1	3		mA
$I_{OL}$	低电平输出电流 CLKOUT	$V_{OL}=0.4V; V_{DD}=3.3V$	1	3		mA
	低电平输出电流 SDA	$V_{OL}=0.4V; V_{DD}=3.3V$	3	8.5		mA
	低电平输出电流 INT#	$V_{OL}=0.4V; V_{DD}=3.3V$	2	6		mA
1. 加电时要使振荡器可靠起振, $V_{DD}$ (加电时最小值) 应比正常工作时的最低 $V_{DD}$ 高出 0.3V。 2. 基于样品测试。						

### 直流电气特性

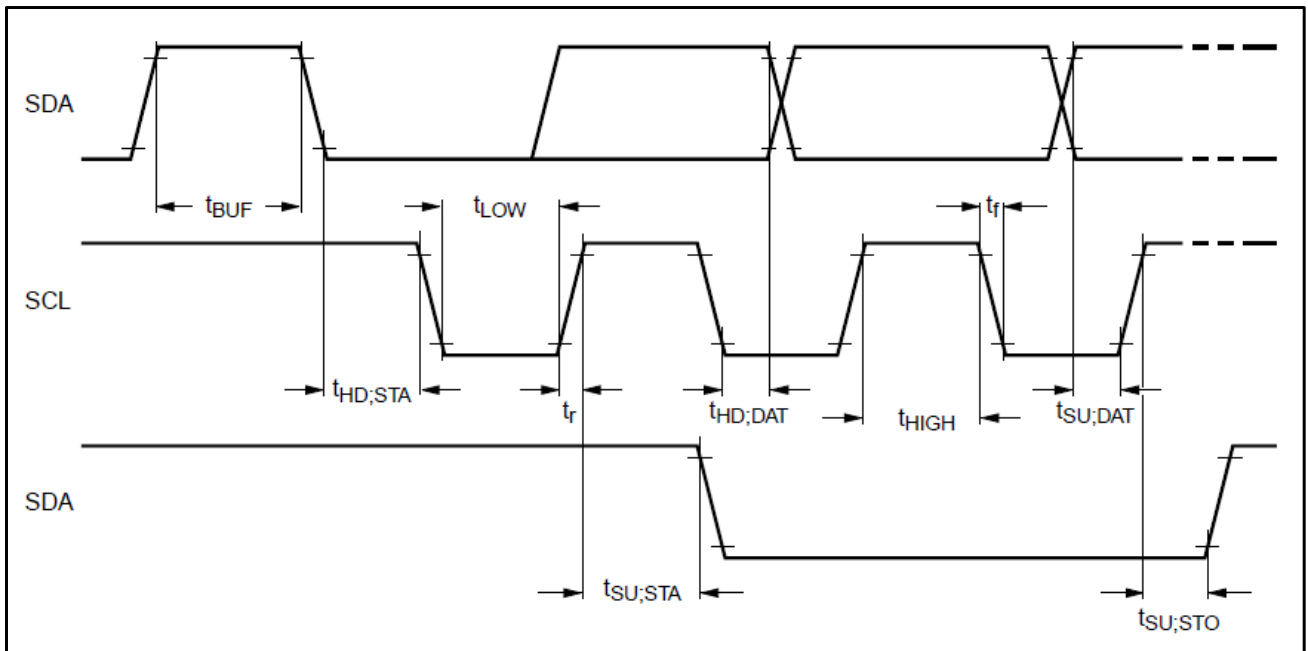
### 9.3 交流电气特性

符号	描述	条件	最小值	典型值	最大值	单位
<b>振荡器</b>						
C <sub>L</sub>	片上集成匹配电容	7pF	-	7	-	pF
		12.5pF	-	12.5	-	
Δf <sub>OSC</sub> /f <sub>OSC</sub>	振荡器稳定性	ΔV <sub>DD</sub> =200mV; T <sub>AMB</sub> =25°C	-	0.075	-	ppm
R <sub>S</sub>	串连电阻	-	-	-	100	KΩ
<b>I2C 总线定时特性</b>						
f <sub>SCL</sub>	SCL 时钟频率	-	-	-	400	KHz
t <sub>HD;STA</sub>	起动条件保持时间	-	0.6	-	-	μs
t <sub>SU;STA</sub>	重复起动条件的产生时间	-	0.6	-	-	μs
t <sub>LOW</sub>	SCL 低电平时间	-	1.3	-	-	μs
t <sub>HIGH</sub>	SCL 高电平时间	-	0.6	-	-	μs
t <sub>R</sub>	SCL 和 SDA 上升沿时间	-	-	-	0.3	μs
t <sub>F</sub>	SCL 和 SDA 下降沿时间	-	-	-	0.3	μs
C <sub>B</sub>	SD 总线负载电容	-	-	-	400	pF
t <sub>SU;DAT</sub>	产生数据时间	-	100	-	-	nS
t <sub>HD;DAT</sub>	保持数据时间	-	0	-	-	nS
t <sub>SU;STO</sub>	停止条件发生时间	-	4.0	-	-	μs
t <sub>SW</sub>	可接受的总线尖峰宽度	-	-	-	50	nS

1. 若无特别说明, f<sub>CLKOUT</sub>=32.768KHz.  
 2. 所有定时数值在操作电压范围内 (T<sub>AMB</sub> 条件下) 有效。

### 交流电气特性

### 9.4 I2C 总线定时波形时序

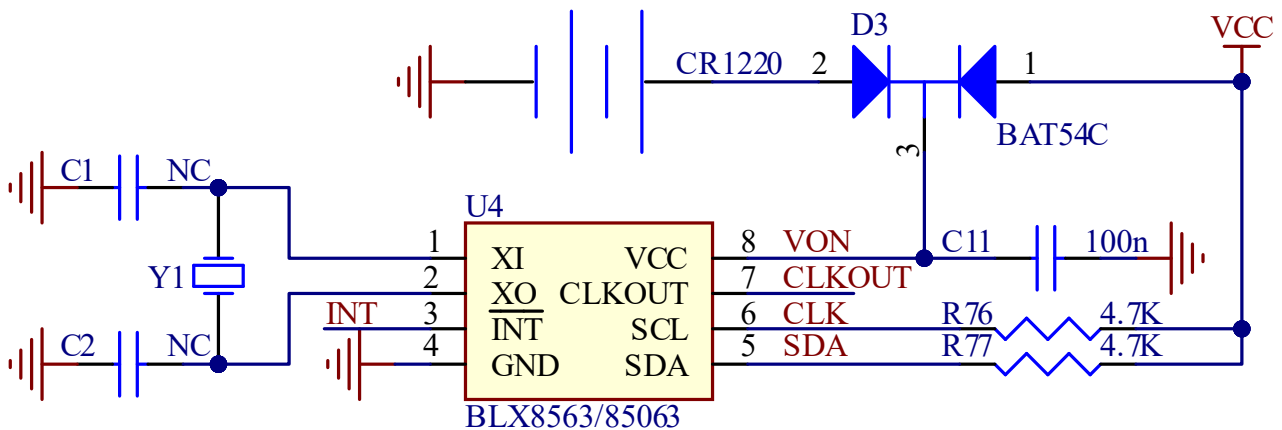


I2C 总线定时波形时序

## 10. 应用

下图为 BLX85063 的应用图示。SCL 和 SDA 两个引脚需要连接到控制器的 I2C 总线上。电池 BAT（图中标注 CR1220）作为后备电源，当 VDD 低于电池电压时，由电池向芯片供电。芯片的 OSCI/OSCO（图中标注 XI/XO）引脚建议预留接入电容（图中标注 C1/C2 位置）用以微调时钟频率。CLKOUT 和 INT 引脚，可以根据实际需要接入电路中，未使用保持悬空即可。

BLX85063 所在系统上电时，请确保 I2C 总线上的上拉电阻的电源的建立顺序，不早于 BLX85063 的供电电源，以确保系统正常工作。



应用示意图

### 10.1 晶振与负载电容的选择

BLX85063 的计时的精确度，取决于所使用的石英晶振的振荡频率的精度，是否无限接近于 32.768KHz。而晶振的振荡频率的精度，取决于晶振自身的精度 ppm，以及晶振 CL 与负载电容的匹配，微小的频率偏差日积月累后就会距标准时间越来越大。

1. 建议选择 ppm 小的晶振，对应的精度较高。
2. 建议在 PCB Layout 时，晶振引脚尽可能靠近芯片引脚，确保走线最少。
3. 建议选择 CL=7pF 或者 CL=12.5pF 的晶振。

BLX85063 内部 OSCI/OSCO 引脚，各集成了 7pF/12.5pF 的电容，并可通过软件配置（控制/状态寄存器 1），封装等效寄生电容 6pF 左右，当软件设置集成电容为 7pF 时，与 CL=7pF 的晶振在理论上最为匹配；当软件设置集成电容为 12.5pF 时，与 CL=12.5pF 的晶振在理论上最为匹配。BLX85063 第 7 脚为 CLKOUT 输出引脚，连接 4.7KΩ 上拉电阻，可测试 CLKOUT 输出时钟频率，即晶振的振荡频率，此时应该在 32.768KHz 左右。

4. 上述 3 情况时，如果输出时钟频率与 32.768KHz 偏差较大，则多为 PCB 板布局走线引起的寄生电容导致，可以通过电容微调，做时钟精度校准。

## 10.2 时钟精度的校准

晶振端接 3pF (CL=7pF 的晶振) 或 6pF (CL=12.5pF 的晶振) 的负载电容, 软件设置芯片集成的电容为 7pF, CLKOUT 连接 4.7KΩ 上拉电阻, 测试 CLKOUT 输出时钟频率, 如果频率比 32.768KHz 快, 则需要增大负载电容, 如果频率比 32.768KHz 慢, 则减小负载电容, 直至输出标准的 32.768KHz 频率即可。

注意: 直接测量晶振引脚时, 应考虑到测试时所引入的电容误差, 推荐测试 CLKOUT 代替晶振引脚。

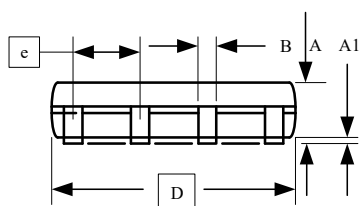
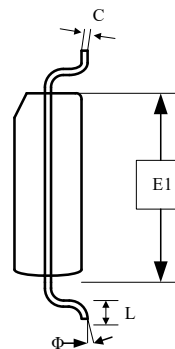
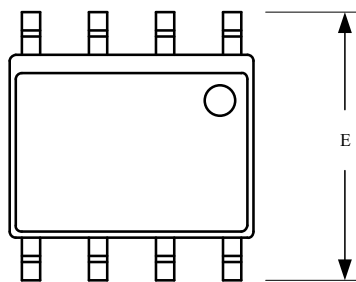
关于数字校准的流程, 详见 7.8 时钟校准功能。

## 10.3 软件编程注意事项

需要特别注意秒钟寄存器 04H 的最高位 OS 位。软件程序编写时, 系统上电初始化需要特别注意, 先读取 04H 寄存器 OS 的状态, 如果 OS 为 1, 表明 BLX85063 被掉过电, 或者晶振出现过问题, 或者使用电池供电时, 电池电量过低, 此时, BLX85063 的寄存器的时间值不可靠, 可能出现随机非法时间值。软件需要初始化 BLX85063 寄存器时间值, 如果使用电池供电时, 还需要更换电池。

## 11. 封装尺寸图

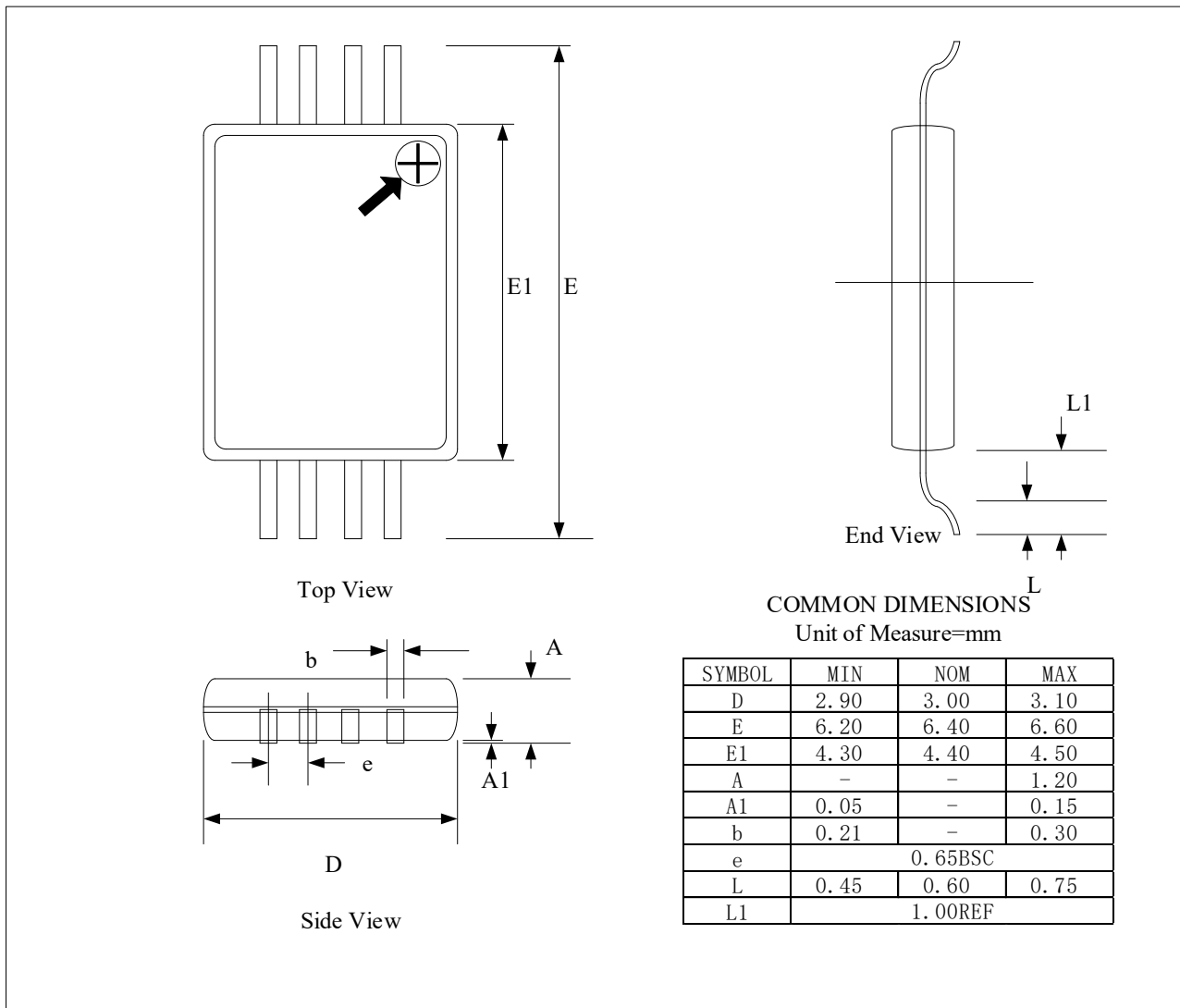
### 11.1 SOP8



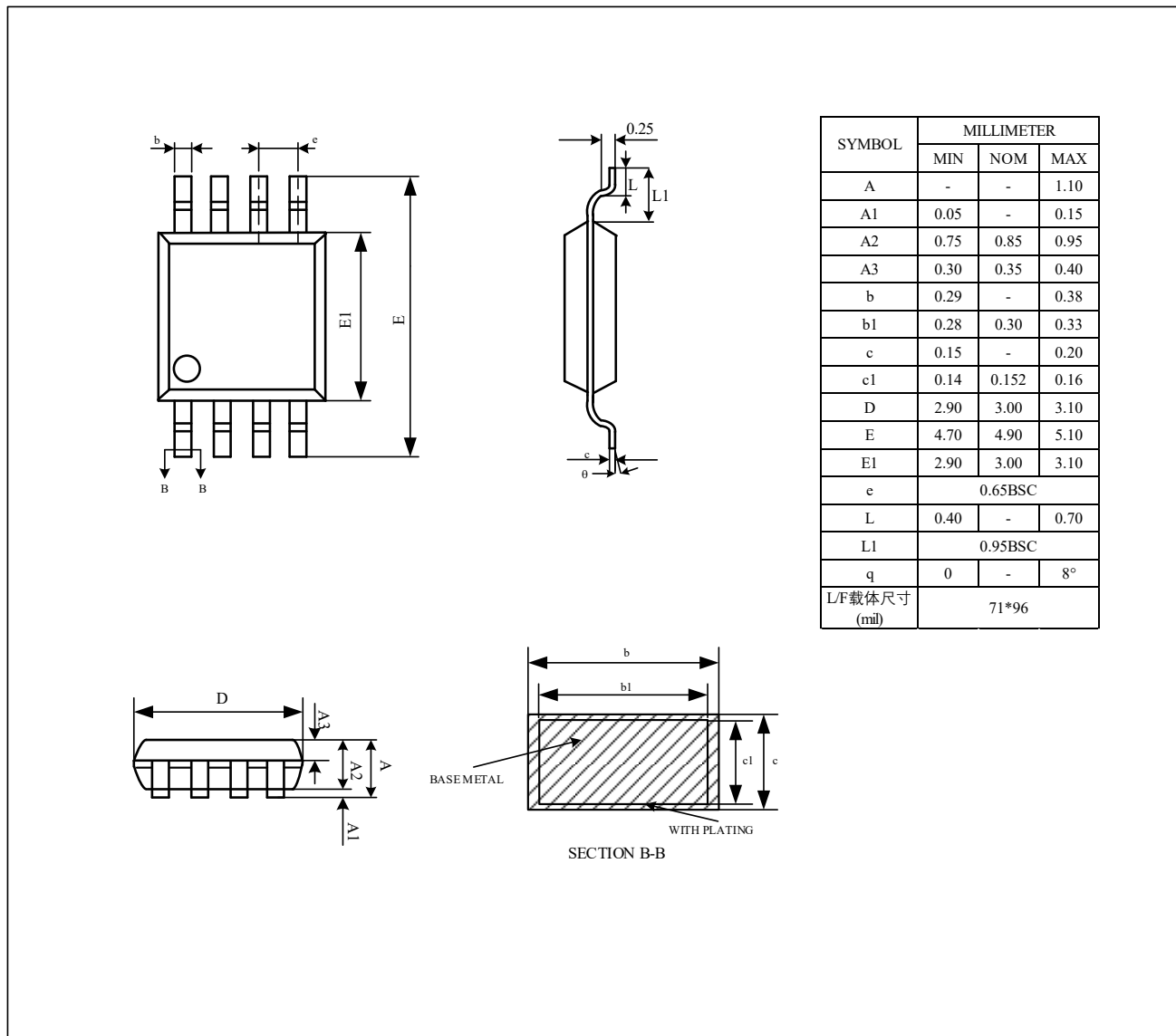
COMMON DIMENSIONS  
(Unit of Measure=mm)

SYMBOL	MIN	NOM	MAX
A	1.35	-	1.75
A1	0.10	-	0.23
B	0.39	-	0.48
C	0.21	-	0.26
D	4.70	4.90	5.10
E1	3.70	3.90	4.10
E	5.80	6.00	6.20
e	1.27BSC		
L	0.50	-	0.80
Φ	0"	-	8"

## 11.2 TSSOP8

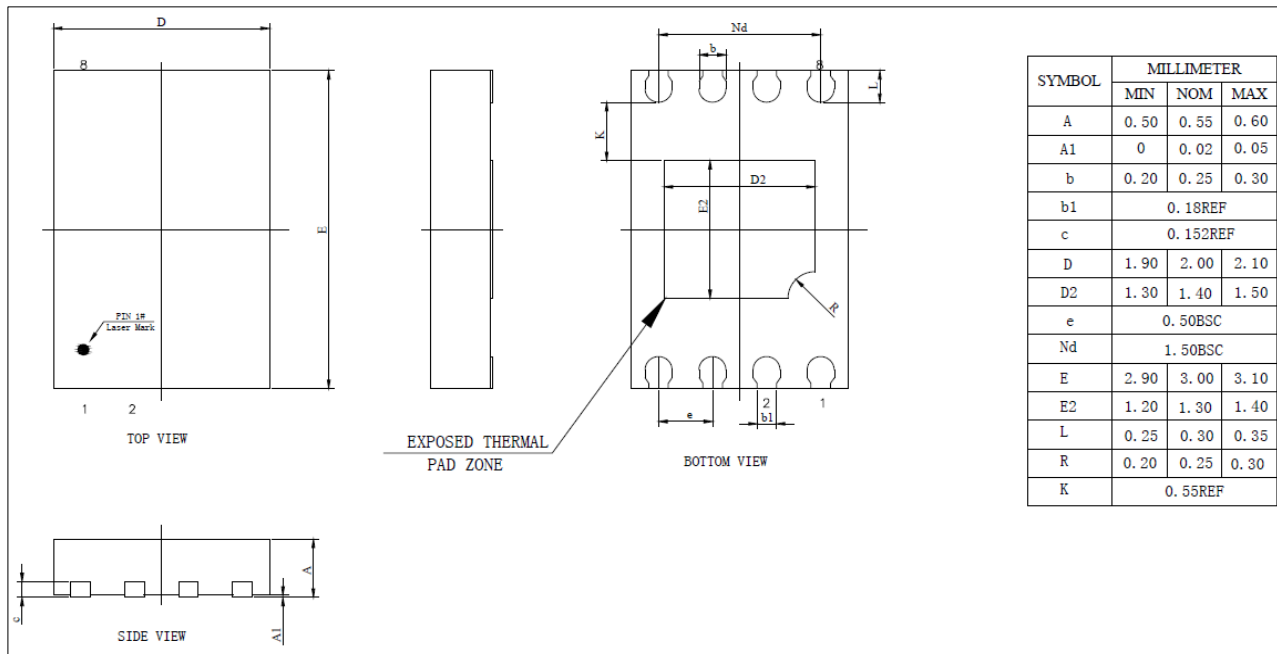


### 11.3 MSOP8

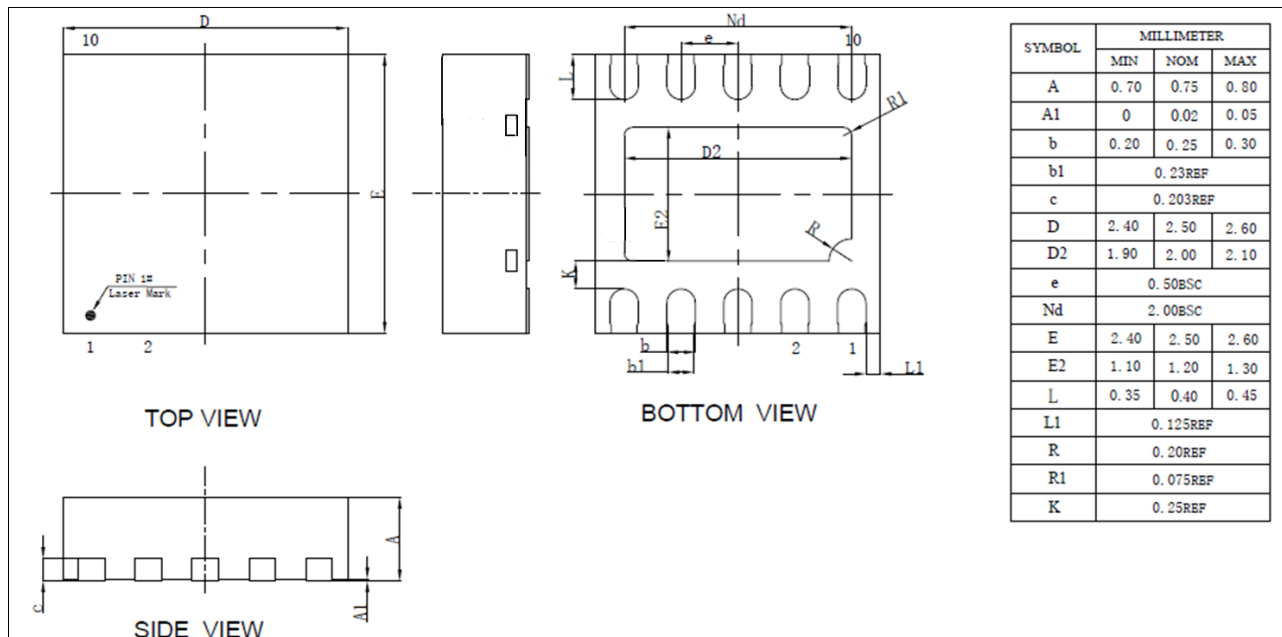




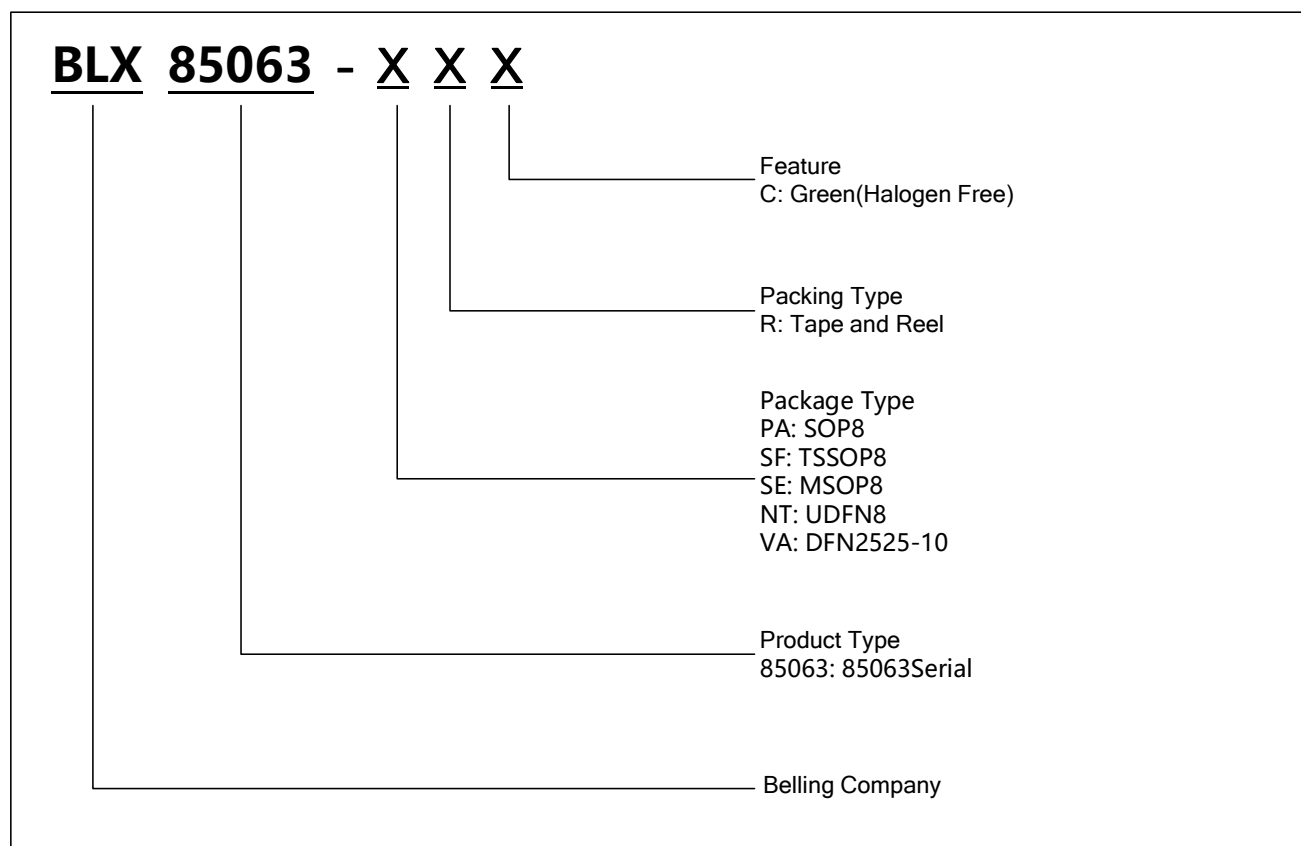
### 11.4 UDFN8



### 11.5 DFN2525-10



## 12. 产品命名规则



Part Numbering

### 13. 丝印信息

SOP8/TSSOP8/MSOP8

BLX85063  
SSSSS  
○

SSSSS: 批号

UDFN8/DFN2525-10

BLX80  
YYWW  
○

YY: 年 WW: 周

## 14. 版本记录

版本号	描述	页码	日期
V1.0	初稿	所有	2023-03-01
V1.1	增加 MSOP8 封装	1,37,41,42	2023-03-09
V1.2	勘误, 删除 HVSON10/DFN2626 封装	1,4,6,38	2023-03-14
V1.3	修改描述	-	2023-08-02
V1.4	1. 细化晶振频率和微调校准章节的描述 2. 细化应用参考电路	3, 22, 34-36	2023-09-21
V1.5	增加 UDFN8 封装	1,40,41,42	2023-11-13
V1.6	1. 修改 MPQ 数量 2. 增加 DFN2525-10 封装	1,4,42,43,44	2023-02-02